МИНИСТЕРСТВО ОБРАЗОВАНИЯ И НАУКИ РЕСПУБЛИКИ КАЗАХСТАН

ЮЖНО-КАЗАХСТАНСКИЙ ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
ИМ. М.АУЭЗОВА

Кафедра **Энергетика и нетрадиционные энергетические системы**

Бердалиева А.А., Муратова К.А.

Методические указания по лабораторным работам по дисциплине «Микроконтроллерное управление в электроприводе»

для студентов специальности 5В071800 – Электроэнергетика

Шымкент-2012 г

УДК 621.38

Составители: Бердалиева А.А., Муратова К.А. Методические указания к лабораторным работам по дисциплине «Микроконтроллерное управление в электроприводе». - Шымкент: ЮКГУ им. М.Ауэзова, 2012.- 72С

Методические указания составлены в соответствии с требованиями учебного плана и программой дисциплины «Микроконтроллерное управление в электроприводе» и включают все необходимые сведения по выполнению тем лабораторных работ по дисциплине.

Составлены в соответствии с программой курса «Микроконтроллерное управление в электроприводах», где необходимо освоение студентами основ изготовления интегральных схем полупроводниковой технологии, процессов и функционирования, способов программирования и репрограммирования однокристальных микроконтроллеров. В указаниях изложены основы моделирования цифровых устройств, описаны комбинационные и последовательностные цифровые устройства; логические элементы, триггеры, регистры, счетчики и др. всего 7 лабораторных работ.

Методические указания предназначены для студентов специальности 5В071800 – Электроэнергетика

Рецензент: Тапалов Т. – к.т.н., доцент, кафедра АТУ

Рассмотрено и рекомендовано к печати заседанием кафедры Э и НЭС
(протокол № 5 от «03» декабря 2012 г.) и

методической комиссией факультета _____Шаймерденова Л.Е.
(протокол № 3 от «21» декабря 2012 г.)

Рекомендовано к изданию Учебно-методическим советом ЮКГУ им. М.Ауезова, протокол № 4 от «19» апреля 2013г.

© Южно-Казахстанский государственный университет им.М.Ауэзова, 2012г.

Ответственный за выпуск Фамилия И.О.

СОДЕРЖАНИЕ

Введение	4
Правила выполнения работ	5
Лабораторная работа 1 Изучение логического элемента реализующего логическую операцию «И-НЕ», «И», «ИЛИ», «ИЛИ-НЕ», «НЕ»	6
Лабораторная работа 2 Исследование работы асинхронного ТРИГГЕРОВ RS-, D-, T-типов, работы JR триггера	10
Лабораторная работа 3 Исследование работы дешифратора	26
Лабораторная работа 4. Исследование работы мультиплексора	35
Лабораторная работа 5. Исследование работы двоично-десятичного счетчика	44
Лабораторная работа 6. Исследование компаратора	53
Лабораторная работа 7. Исследование работы линейного цифро-аналогового преобразователя	65
Список использованной литературы	71

ВВЕДЕНИЕ

Методические указания предназначены для проведения лабораторных работ по курсу «Микроконтроллерное управление в электроприводах» для студентов специальности 5В071800 – Электроэнергетика. Работы выполняются в электронной системе схемотехнического моделирования Electronics Workbench, которая позволяет проводить лабораторные работы по исследованию следующих элементов, узлов и устройств цифровой вычислительной техники:

- логических элементов НЕ, ИЛИ, ИЛИ-НЕ, И, И-НЕ, исключающее ИЛИ, равнозначность;
- комбинационных узлов, собранных на базовых логических элементах (ЛЭ);
- комбинационных узлов, выполненных на основе дешифратора, мультиплексора, демультиплексора, преобразователя двоичного кода в код семисегментного индикатора, двоичного сумматора, четырехразрядного арифметико-логического устройства (АЛУ);
- последовательностных элементов (триггеров, регистров, счетчиков), собранных на базовых ЛЭ и интегральных микросхем.

ПРАВИЛА ВЫПОЛНЕНИЯ РАБОТЫ

1. Подготовка к работе

При подготовке к работе следует: по конспектам лекций и рекомендованной литературе изучить теоретический материал, относящийся к данной работе;

– ознакомиться с описанием, выполнить расчетную часть лабораторной работы и продумать ответы на контрольные вопросы;

– составить краткую программу выполнения лабораторной работы

– ознакомиться с применяемыми в работе вычислительными средствами (электронной системой схемотехнического моделирования Electronics Workbench)

2. Выполнение работ

Лабораторные работы выполняются только в часы, предусмотренные расписанием. Выполнению работы предшествует проверка готовности студента к работе, при этом студент должен представить все материалы, подготовленные в соответствии с п. 1, и ответить на вопросы преподавателя по теории предстоящей работы и методике ее выполнения. Если результаты проверки готовности будут признаны удовлетворительными, студент получает допуск к работе.

Работа в лаборатории считается законченной только после просмотра и утверждения полученных результатов преподавателем.

3. Оформление отчета и зачет по работе

Отчет о выполненной работе должен быть представлен на листах писчей бумаги формата А4. Зачет по работе студент получает только после представления отчета.

ЛАБОРАТОРНАЯ РАБОТА №1

Изучение логических элементов реализующих логические операции: «И-НЕ», «И», «ИЛИ», «ИЛИ-НЕ»»НЕ»

1. Цель работы

Исследовать основные логические элементы и комбинационные устройства, построенные на их базе.

2. Ознакомиться с теоретическим материалом по данному разделу курса, изучить таблицы истинности логических элементов и принципы построения комбинационных устройств [1, 8].

3. Ознакомиться с основами работы в системе Electronics Workbench [5, 6].

4. Порядок выполнения работы

4.1 Работа выполняется в системе Electronics Workbench. Используются файлы 1.1.ewb − 1.9.ewb. Эти файлы содержат схемы исследуемых устройств в виде соединений логических элементов, выполняющих определенные функции λ.

Логические элементы и устройства, модели которых содержатся в файлах *.ewb , исследуются при подаче на их входы логических сигналов (0 или 1) от ключей SA1 – SA4. Исследование проводится при включенной схеме. Уровень сигнала, подаваемого от соответствующего ключа, определяется по положению подвижного контакта (вверху – 1, внизу – 0), уровень выходного сигнала – по свечению индикаторов HL1 и HL2. Используя файлы 1.1.ewb – 1.9.ewb, необходимо провести исследование девяти устройств. Исследуемые схемы изображены на рисунках 4.1 – 4.9.

4.2 Открыть файл с исследуемой схемой. Включить схему. Манипулируя ключами SA1 – SA4 с помощью клавиш «1» – «4» клавиатуры, заполнить таблицы истинности исследуемых устройств (см. таблицы 4.1 – 4.4), определить логическую функцию и записать ее через операции И, ИЛИ, НЕ.

4.3 Определить тип каждого логического элемента, входящего в устройство.

4.4 В ходе лабораторной работы исследуются элементы И, ИЛИ, ИЛИ-НЕ, исключающее ИЛИ, исключающее ИЛИ-НЕ, трехразрядное устройство проверки на четность, устройство сравнения двух двухразрядных чисел и двоичный одноразрядный сумматор.

5. Контрольные вопросы

5.1. Изучить основы алгебры логики. Выписать основные логические функции двух переменных и основные законы алгебры логики.

5.2. Изучить основные характеристики логических элементов и дать их классификацию.

5.3. Принцип работы и элементная база ТТЛ, ТТЛШ-логических элементов.

5.4. Принцип работы и элементная база ЭСЛ-логических элементов.

5.5. Принцип работы и элементная база КМОП-логических элементов.

5.6. Минимизация логических функций с помощью карт Карно.

5.7. Объяснить работу устройств равнозначности и неравнозначности.

5. Содержание отчета

1. Название и цель работы
2. Схема исследуемого устройства
3. Таблицы 4.1,4.2,4.3, 4.4
6. Выводы по работе

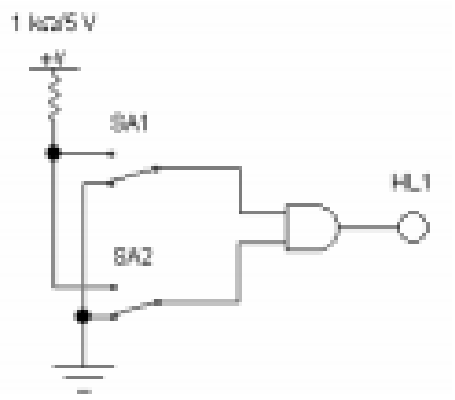


Рисунок 4.1 Схема исследования элемента И

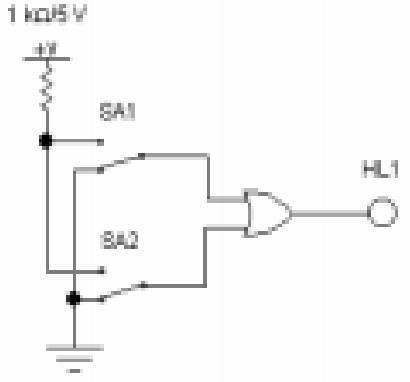


Рисунок 4.2 Схема исследования элемента ИЛИ

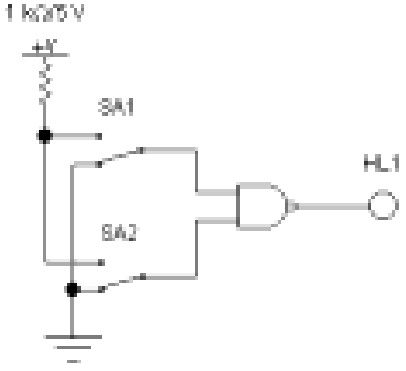


Рисунок 4.3 Схема исследования элемента И-НЕ

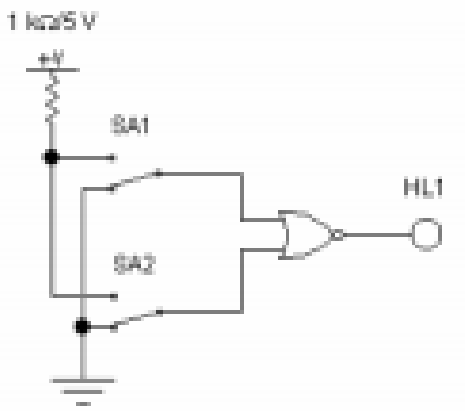


Рисунок 4.4 Схема исследования элемента ИЛИ-НЕ

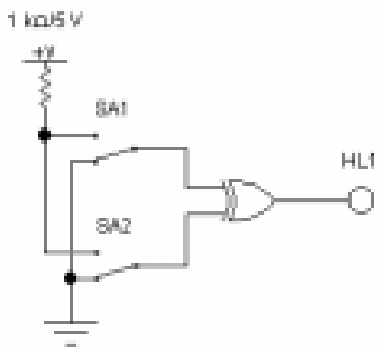


Рисунок 4.5 Схема для исследования элемента исключающего ИЛИ

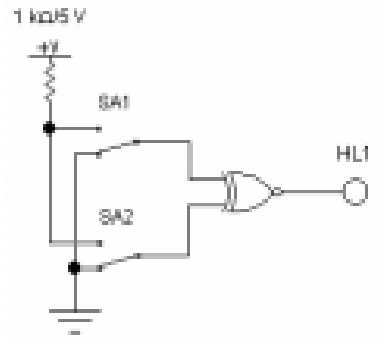


Рисунок 4.6 Схема для исследования элемента исключающие ИЛИ-НЕ

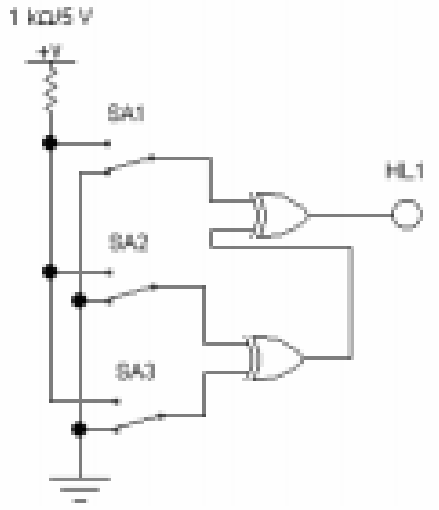


Рисунок 4.7 Схема для исследования трехразрядного устройства проверки на четность

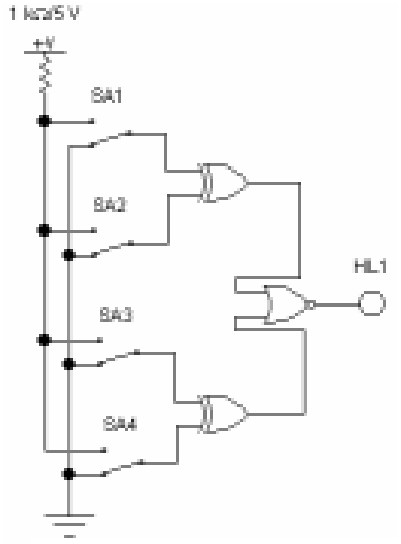


Рисунок 4.8 Схема для исследования устройства сравнения двух двухразрядных чисел

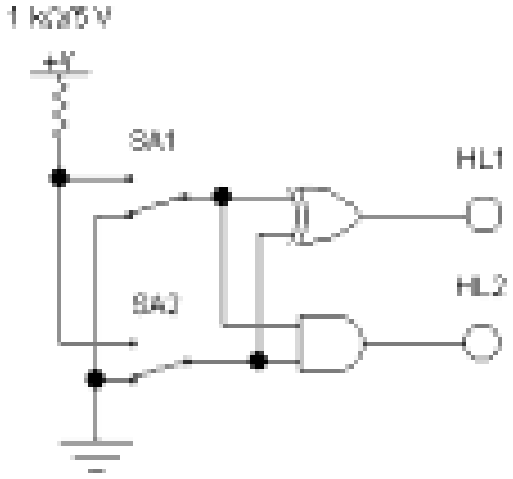


Рисунок 4.9 Схема для исследования двоичного одноразрядного сумматора

Таблица 4.1

Таблица истинности устройств, изображенных на рис.4.1 -4.6

Входные сигналы		Выходной сигнал
SA1	SA2	HL
0	0	
0	1	
1	0	
1	1	

Таблица 4.2

Таблица истинности устройства проверки на четность

Входные сигналы			Выходной сигнал
SA3	SA2	SA1	HL1
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Таблица 4.3

Таблица истинности устройства сравнения двух двухразрядных чисел

Входные сигналы				Выходной сигнал
SA4	SA3	SA2	SA1	HL1
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Таблица 4.4

Таблица истинности двоичного двухразрядного сумматора

Входные сигналы		Выходной сигнал	
SA1	SA2	HL1	HL2
0	0		
0	1		
1	0		
1	1		

ЛАБОРАТОРНАЯ РАБОТА 2

Исследование работы триггеров: асинхронного RS-, D-, T- , JR - типов на ИМС

1. Цель работы

1.1.Изучение структуры и алгоритмов работы асинхронных и синхронных триггеров.

1.2 Исследование функций переходов и возбуждения основных типов триггеров.

1.3 Изучение взаимозаменяемости триггеров различных типов.

2. Изучить общие принципы построения триггеров, их классификацию, условные обозначения.

3. Изучить принципы построения асинхронных и синхронных триггеров на логических элементах И-НЕ, ИЛИ-НЕ.

4. Изучить методы синтеза триггеров с помощью карт Карно.

5. Изучить методы построения триггеров на базе универсального JK-триггера.

6. Нарисовать временные диаграммы, иллюстрирующие работу перечисленных типов триггеров [4, 5].

7. Ознакомиться с основами работы в системе Electronics Workbench [5, 6].

Приборы и элементы:
Генератор слов
Вольтметр
Логические пробники
Источник напряжения + 5 В
Источник сигнала "логическая единица"
Двухпозиционные переключатели
Двухвходовые элементы И, И-НЕ, ИЛИ, ИЛИ-НЕ
RS и RS -триггеры
JK-триггер
D-триггер

Краткие сведения из теории

Триггер - простейшая цифровая схема последовательностного типа. У рассмотренных в предыдущих разделах комбинационных схем состояние выхода Y в любой момент времени определяется только текущим состоянием входа X:

$$Y = F(X).$$

В отличие от них, состояние выхода последовательностной схемы (цифрового автомата) зависит еще и от внутреннего состояния схемы Q:

$$Y = F(X,Q).$$

Другими словами, цифровой автомат является не только преобразователем, но и хранителем предшествующей и источником текущей информации (состояния). Это свойство обеспечивается наличием в схемах обратных связей.

Основой последовательностных схем являются триггеры. Триггер имеет два устойчивых состояния: Q=l и Q=0, поэтому его иногда называют бистабильной схемой. В каком из этих состояний окажется триггер, зависит от сигналов на входах триггера и от его предыдущего состояния, т. е. он имеет память. Можно сказать, что триггер является элементарной ячейкой памяти.

Тип триггера определяется алгоритмом его работы. В зависимости от алгоритма работы, триггер может иметь установочные, информационные и управляющие входы. Установочные входы устанавливают состояние триггера независимо от состояния других входов. Входы управления разрешают запись данных, подающихся на информационные входы. Наиболее распространенными являются триггеры RS, JK, D и T-типов.

1. Триггер типа RS

RS-триггер - простейший автомат с памятью, который может находиться в двух состояниях. Триггер имеет два установочных входа: установки S (set - установка) и сброса R (reset - сброс), на которые подаются входные сигналы от внешних источников. При подаче на вход установки активного логического уровня триггер устанавливается в 1 (Q = 1, Q = 0), при подаче активного уровня на вход сброса триггер устанавливается в 0 (Q = 0, Q = 1). Если подать на оба входа установки (возбуждения) пассивный уровень, то триггер будет сохранять предыдущее состояние выходов: Q=0 (Q = 1) либо Q=l (Q = 0). Каждое состояние устойчиво и поддерживается за счет действия обратных связей.

Для триггеров этого типа является недопустимой одновременная подача активного уровня на оба входа установки, т. к. триггер по определению не может одновременно быть установлен в ноль и единицу. На практике подача активного уровня на установочные входы приводит к тому, что это состояние не может быть сохранено и невозможно определить, в каком состоянии будет находиться триггер при последующей подаче на установочные входы сигналов пассивного уровня.

На рис. 1 и 2 показаны два вида RS-триггеров, выполненных на элементах ИЛИ-НЕ и И-НЕ.

Для схемы на рис. 1 активным уровнем является уровень логической единицы, для схемы на рис. 14.2 - уровень логического нуля. Схема на рис. 2 получила название RS-триггера с инверсными входами - RS-триггер.

RS-триггер является основным узлом для постороения для построения последовательностных схем. Название схем такого типа «последовательностные» означает, что состояние выхода зависит от того, в какой последовательности на входы подаются входные наборы и каково было предшествующее внутреннее состояние. Так, если в RS-тригге-ре (рис. 1) вначале установить комбинацию R=0, S=l (сокращенная запись - 01), а потом перейти к R=0, S=0 (00), то состояние выхода Q=l. Если же вначале установить комбинацию 10, а потом перейти к 00, то состояние выхода будет другим - Q=0, несмотря на одинаковые комбинации сигналов на входах. Таким образом, при одном и том же входном наборе 00 выход триггера может находиться в разных состояниях.

Условия переходов триггеров из одного состояния в другое (алгоритм работы) можно описать табличным, аналитическим или графическим способами. Табличное описание RS-триггера рис. 1. представлено в таблице 2.

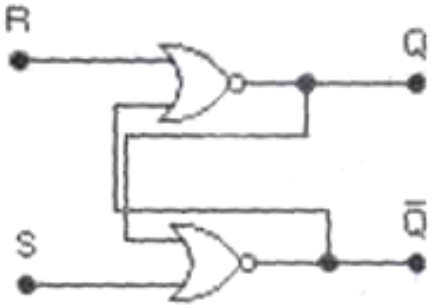


Рисунок 1

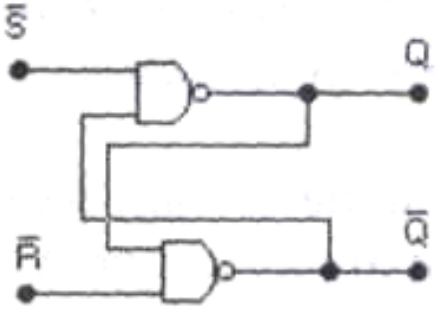


Рисунок 2

Таблице.1 (таблица переходов) и таблице 2 (таблица функций возбуждения).

Таблица 1

R	S	Qt+i
0	0	Qt
0	1	1
1	0	0
1	1	' -

Таблица

Qt	Qt+i	R	s
0	0	x	0
0	l	0	1
1	0	1	0
1	1	0	x

В таблицах использованы следующие обозначения:

Qt - предшествующее состояние выхода;

Qt+1 - новое состояние, устанавливающееся после перехода (возможно Qt+i= Qt);

x - безразличное значение сигнала: 0 или 1;

— - неопределенное состояние.

Аналитическое описание (характеристическое уравнение) можно получить из таблиц 1 и 2 по правилам алгебры логики:

$Q_{t+1} = \bar{R}Sv\ \bar{R}Q_t = R(SvQ_t)$.

Зависимость Q_{t+1} от Q_t характеризует свойство запоминания предшествующего состояния. Описание работы RS-триггера можно дополнить графом рис. 3 (графический способ).

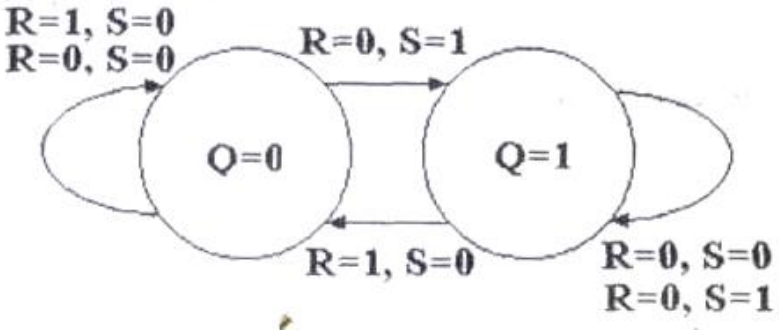


Рисунок 3а

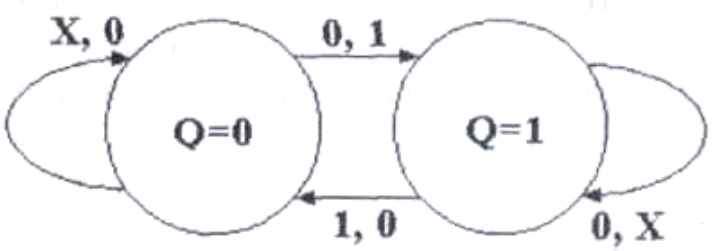


Рисунок 3б

График на рис. 3а показывает, что схема, которая находилась в состоянии Q=0, сохраняет это состояние как при воздействии входного набора R=0, S=0, так и при воздействии R=l, S=0. Если же на вход схемы, находящейся в состоянии Q=0, подействовать набором R=0, S=l, то она переходит в состояние Q=l и сохраняет его при входных наборах R=0, S=l, либо R=0, S=0. На рис. 3б тот же граф триггера нарисован более компактно. Входные сигналы, которые могут принимать любые значения (как 0, так и 1), обозначены как X, а позиция обозначения соответствует последовательности R, S.

2. JK-триггер

Триггер JK-типа имеет более сложную, по сравнению с RS-триггером, структуру и более широкие функциональные возможности. Помимо информационных входов J и К и прямого и инверсного выходов Q и Q, JK-триггер имеет вход управления С (этот вход также называют тактирующим или счетным), а также асинхронные установочные R и S-

входы. Обычно активными уровнями установочных сигналов являются нули, как в схеме на рис. 2. Установочные входы имеют приоритет над остальными. Активный уровень сигнала на входе S устанавливает триггер в состояние Q=l, а активный уровень сигнала на входе R - в состояние Q=0, независимо от сигналов на остальных входах.

Если на входы установки одновременно подать пассивный уровень сигнала, то состояние триггера будет изменяться по фронту импульса на счетном входе в зависимости от состояния входов J и К, как показано в таблицах переходов (табл. 3) и функций возбуждения (табл. 4).

Таблица 14.3		
J	К	Q_{t+1}
0	0	Qt
0	1	0
1	0	1
1	1	Qt

Таблица 14.4			
Qt	Q_{t+1}	J	К
0	0	x	0
0	l	0	1
1	0	1	0
1	1	0	x

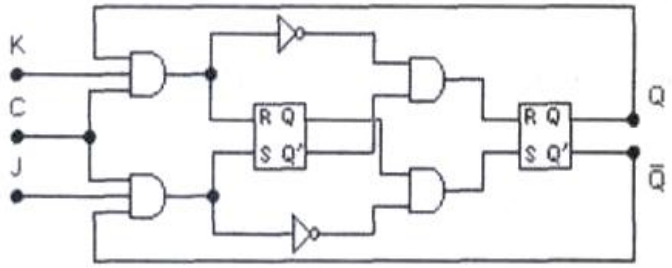


Рисунок 4а

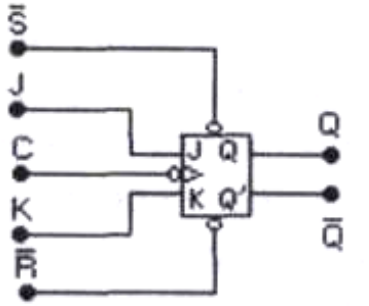


Рисунок 4б

Работа JK-триггера описывается характеристическим уравнением:

$$Q_{t+1}=J_t\ \bar{Q}_t \vee Q_t K_t$$

Один из вариантов функциональной схемы JK-триггера со входами установки логическим нулем и его условное графическое обозначение (УГО) приведены на рис. 4а,б. Временные диаграммы его работы при R=S=1 приведены на рис. 5.

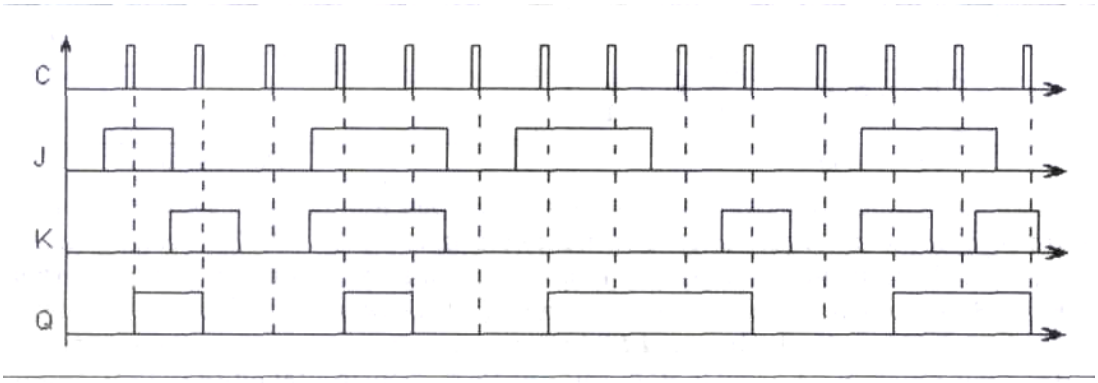


Рисунок 5

Подобно RS-триггеру, изменение состояний JK-триггера можно изобразить графом переходов (рис. 6). Входные сигналы, которые могут принимать любые значения (как 0, так и 1), обозначены как X, а позиция обозначения соответствует последовательности J, K.

Этот рисунок не должен вводить в заблуждение: если X=1, то при JK=11 схема будет переходить из состояния Q=0 в состояние Q=l. Но из этого состояния схема должна возвратиться в Q=0 и т. д. Этот граф описывает работу автогенератора.

В данном случае все изменения выхода происходят только в момент отрицательного перепада тактового сигнала C. Действительно, если J=K=1, то с каждым новым тактовым импульсом выход будет изменять свое значение на противоположное и триггер будет выполнять функцию делителя частоты на 2, а не автогенератора.

2. D-триггер.

D-триггер имеет один информационный вход D (data - данные). Информация со входа D заносится в триггер по положительному перепаду импульса на счетном входе C и сохраняется до следующего положительного перепада на счетном входе триггера.

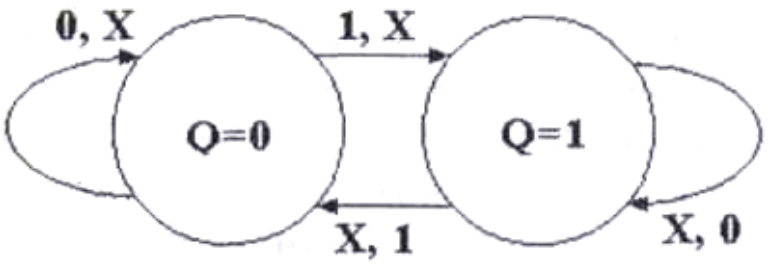


Рисунок 6

Помимо счетного C и информационного D входов, триггер снабжен асинхронными установочными R и S входами. Установочные входы приоритетны. Они устанавливают триггер независимо от сигналов на входах

C и D. Функционирование D-триггера описывается таблицей переходов (табл. 5), таблицей функций возбуждения (табл. 6) и диаграммами входных и выходных сигналов (рис. 7).

Таблица 5

D	Q_{t+1}
0	0
1	1

Таблица 6

Q_t	Q_{t+1}	D
0	0	0
0	1	1
1	0	0
1	1	1

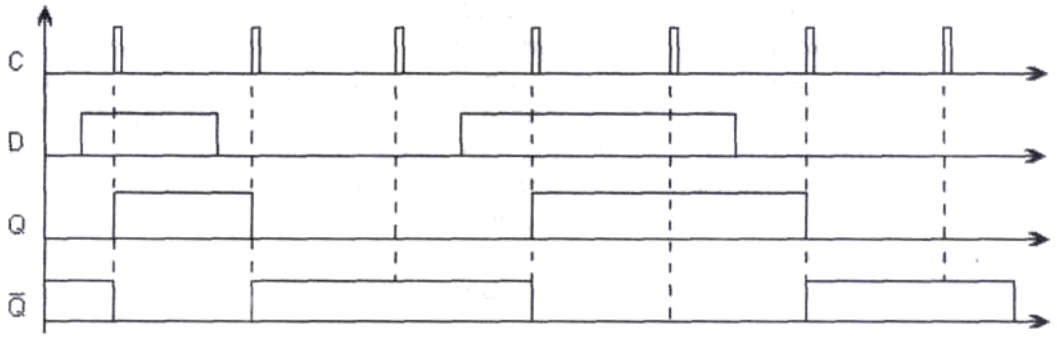


Рисунок 7

Характеристическое уравнение D-триггера

$$Q_{t+1} = D_t$$

Уравнение показывает, что состояние триггера на (t+l)-такте равно входному сигналу в момент, предшествующий тактовому перепаду сигнала С. Условное обозначение D-триггера представлено на рис. 8.

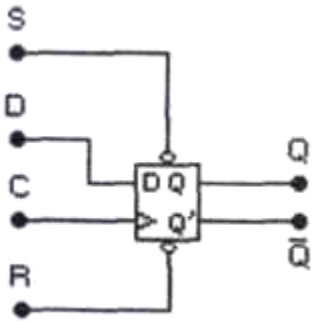


Рисунок 8

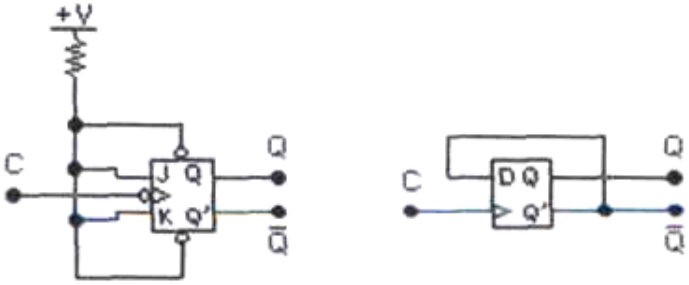


Рисунок 9

Функциональная схема D-триггера может быть получена из схемы JK-триггера (рис.5а) путем подключения входа К ко входу J через инвертор: D=J=K.

3. Т-триггер (счетный триггер)

На основе JK-триггеров и D-триггеров можно построить схемы, осуществляющие так называемый счетный режим. Такие схемы называют Т-триггерами или счетными триггерами, связывая с этим способ их функционирования. На рис. 9 представлены схемы

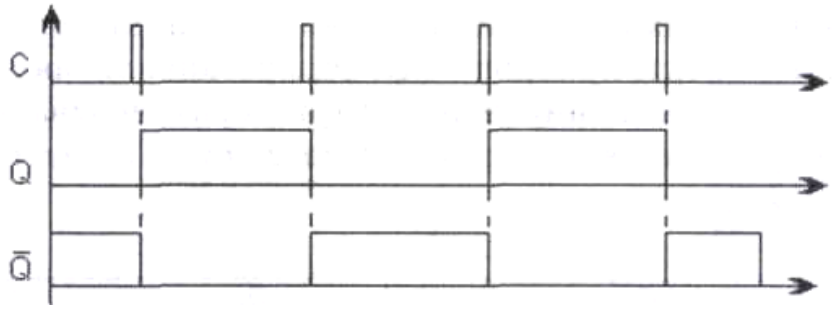


Рисунок 10

организации Т-триггера на основе JK и D-триггеров. Счетный режим иллюстрируется временными диаграммами рис. 10.

В JK-триггере со входами установки логическим нулем счетный режим реализуется путем подачи констант J=K=1 и R=S=1 и входного сигнала Т на вход С. В соответствии с таблицей функционирования (табл. 3 и 4) при каждом отрицательном перепаде входного сигнала Т состояние триггера изменяет свое значение на противоположное.

В D-триггере счетный режим реализуется при помощи обратной связи (на вход D подается сигнал с инверсного выхода). Таким образом, всегда существует неравенство сигнала на входе D и сигнала на выходе Q: если Q=l, D=0. Следовательно, при каждом положительном перепаде сигнала на счетном входе С, в соответствии с принципом действия D-триггера состояние выхода будет изменяться на противоположное.

Таким образом, на каждые два входных тактовых импульса Т-триггер формирует один период выходного сигнала Q. Следовательно, триггер осуществляет деление частоты f_T на его входе на 2:

$$f_Q = f_{T/2}$$

где f_Q — частота следования импульсов на выходе триггера.

Порядок проведения экспериментов

Эксперимент 1. Исследование RS-триггера.

а). Откройте файл с14_01 со схемой, изображенной на рис. 11. Включите схему. Последовательно подайте на схему следующие сигналы: S=0, R=l; S=0, R=0; S=l, R=0; S=0, R=0. Убедитесь в том, что:

- при S=0, R=l триггер устанавливается в состояние Q=0;
- при переходе к S=0, R=0 триггер сохраняет прежнее состояние

выхода Q=0;

- при S=l, R=0 триггер устанавливается в состояние Q=l;

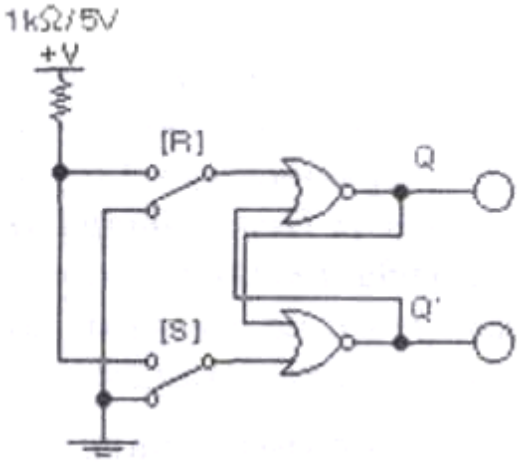


Рисунок 11

- при переходе к S=0, R=0 триггер сохраняет прежнее состояние выхода Q=l.

б.) Для каждого перехода (изменения состояния или сохранения предыдущего) нарисуйте в разделе "Результаты экспериментов" граф перехода по типу рис. 3. в). По результатам эксперимента заполните таблицу функций возбуждения для схемы рис. 11, приведенную в разделе "Результаты экспериментов" (табл. 7).

Эксперимент 2. Исследование RS-триггера.

а). Откройте файл c14_02 со схемой, изображенной па рис. 12. Включите схему. Последовательно подайте на схему следующие сигналы: S=l, R=0; S=0, R=0; S=0, R=l; S=0, R=0. Убедитесь в том, что:

- при S=l, R=0 триггер устанавливается в состояние, при котором выход Q=0;

- при переходе к S=R=1 триггер сохраняет прежнее значение выхода Q=0;

- при S=0, R=l, триггер устанавливается в состояние, при котором 0=1;

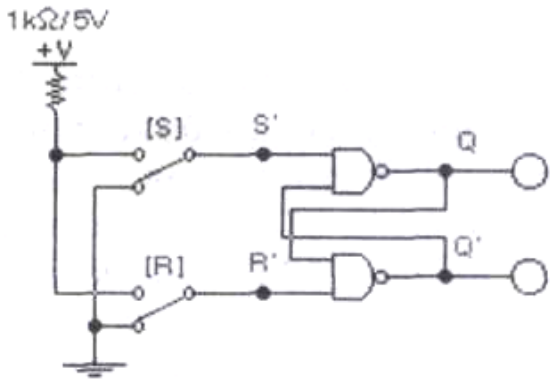


Рисунок 12

- при переходе к S=l, R=l прежнее значение выхода Q=l сохраняется.

б.) Для каждого перехода (изменения состояния или сохранения предыдущего) нарисуйте в разделе "Результаты экспериментов" граф перехода по типу рис. 3. в). По результатам эксперимента заполните таблицу функций возбуждения для схемы рис. 12, приведенную в разделе "Результаты экспериментов" (табл. 8).

Эксперимент 3. Исследование JK-триггера.

а) Откройте файл c14_03 со схемой, изображенной на рис. 14.13. Включите схему. Убедитесь в том, что:

- при R=l, S=0 триггер устанавливается в 1 (Q=l, Q'=0) независимо от состояния остальных входов;

- при R=0, S=l триггер устанавливается в О (Q=0, Q'=l) независимо от состояния остальных входов.

б) Установите S'=R'=1, проверьте истинность таблицы функций возбуждения (табл. 4), по результатам эксперимента заполните таблицу 9 в разделе "Результаты экспериментов".

*Указание: начальное состояние триггера устанавливать кратковременной подачей сигнала S'= 0 для получения Q_t = 1 и сигнала R' = О для получения Q_t = 0. Переход триггера в состояние Q_{t+1} происходит только по отрицательному фронту импульса на счетном входе С, сформированном соответствующим ключом.

в) Составьте временные диаграммы работы; триггера для всех возможных комбинаций Q_t, J_t, K_t и зарисуйте их в раздел "Результаты экспериментов".

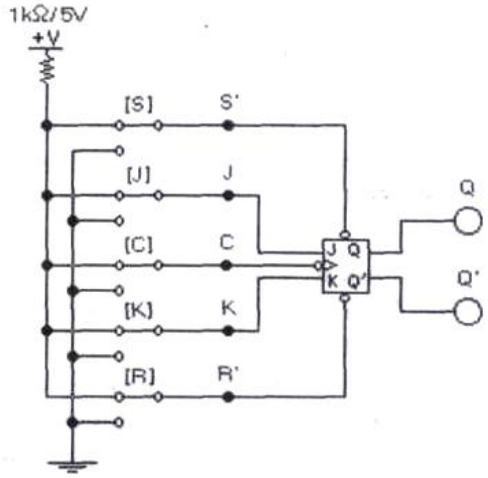


Рисунок 13

Соберите схему, изображенную на рис. 14. Включите схему. Изменяя состояние входа С соответствующим ключом, зарисуйте в разделе "Результаты экспериментов" диаграммы работы триггера в счетном режиме.

Эксперимент 4. Исследование JK-триггера, построенного на базе логических элементов и RS-триггеров.

Откройте файл c14_04 со схемой, изображенной на рис. 14. Включите схему. Изменяя уровень сигнала на входе С, составьте временные диаграммы сигналов на выходах Q_1 и Q_2 обоих RS-триггеров и зарисуйте их в разделе "Результаты экспериментов". Укажите режим работы триггера. Определите моменты изменения сигналов Q_1 и Q_2 по отношению к моментам изменения сигнала С. Отразите различие во временах переключения RS-триггеров на диаграммах.

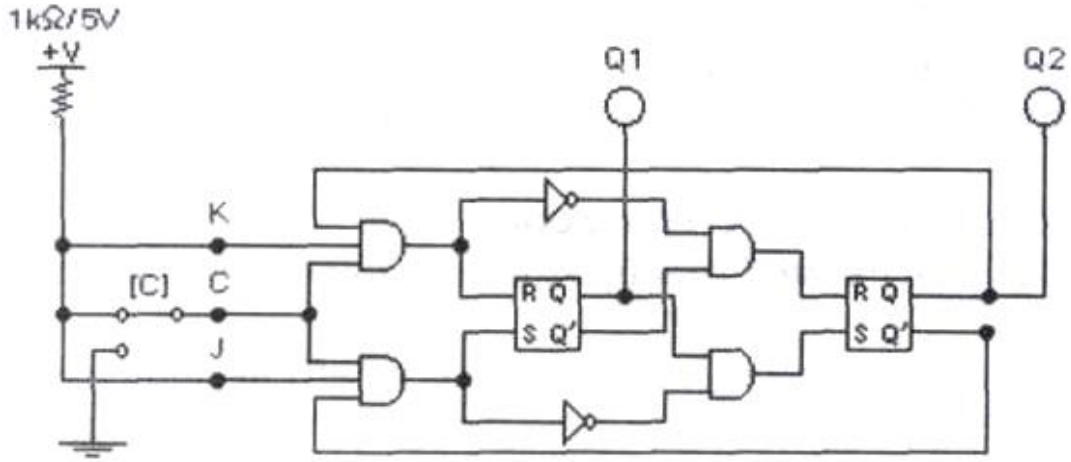


Рисунок 14

Эксперимент 6. Исследование D-триггера

а) Откройте файл c14_05 со схемой, изображенной па. рис. 15. Включите схему. Убедитесь в том, что:

- при R=l, S=0 триггер устанавливается в 1 (Q=l, Q'=0) независимо от состояния остальных входов;

- при R=0, S=l триггер устанавливается в О (Q=0, Q'=l) независимо от состояния остальных входов.

б) Установите S' = R' = 1, проверьте истинность таблицы функций возбуждения (табл. 6), по результатам эксперимента заполните таблицу 14.10 в разделе "Результаты экспериментов".

в) Составьте временные диаграммы работы триггера для всех возможных комбинаций Q_t, D_t зарисуйте их в раздел «Результаты экспериментов»

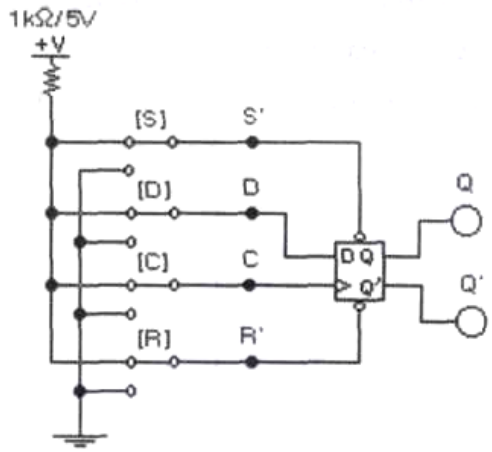


Рисунок 15

Эксперимент 7. Исследование работы D-триггера в счетном режиме.

Соберите схему, изображенную на рис. 16. Подавая на счетный вход C тактовые импульсы с помощью ключа [C] и определяя состояние выходов триггера при помощи пробников, составьте временные диаграммы работы триггера в счетном режиме и занесите их в раздел "Результаты экспериментов".

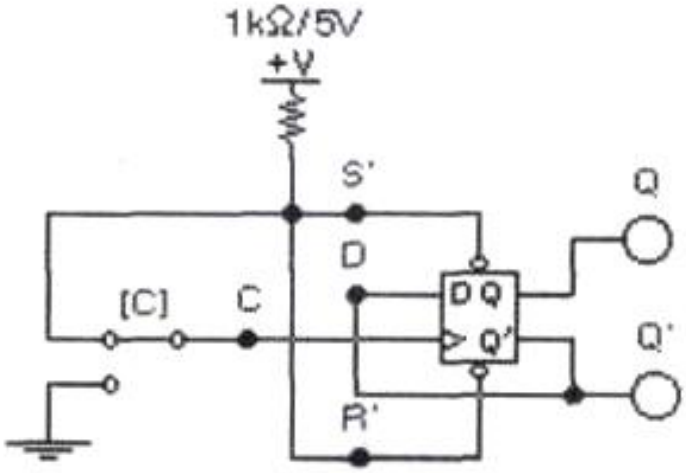


Рисунок 16

Результаты экспериментов

Эксперимент 1. Исследование RS-триггера.

б). Графы переходов. ***в). Таблица функций возбуждения.***

Состояние входов | Граф перехода

S=0, R=1

при переходе к S=R=0

при R=1, S=0

при переходе к S=R=0

Таблица 7

Q_t	Q_{t+1}	R	S
0		0	0
0		1	0
0		0	1
1		1	0
1		0	0
1		0	1

Эксперимент 2. Исследование $\overline{R}\,\overline{S}$-триггера.

б). Графы переходов. ***в). Таблица функций возбуждения.***

Состояние входов | Граф перехода

S=1, R=0

при переходе к S=R=1

Таблица 8

Q_t	Q_{t+1}	R	S
0		0	0
0		1	0
0		0	1
1		1	0
1		0	0
1		0	1

Состояние входов	Граф перехода
при R=0, S=1	
при переходе к S=R=1	

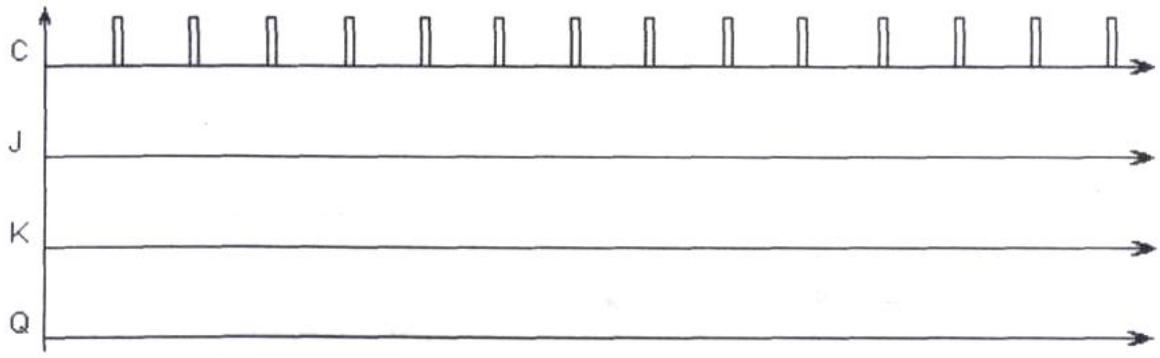
Эксперимент 3. Исследование JK-триггера.

б). Таблица функций возбуждения.

Таблица 9

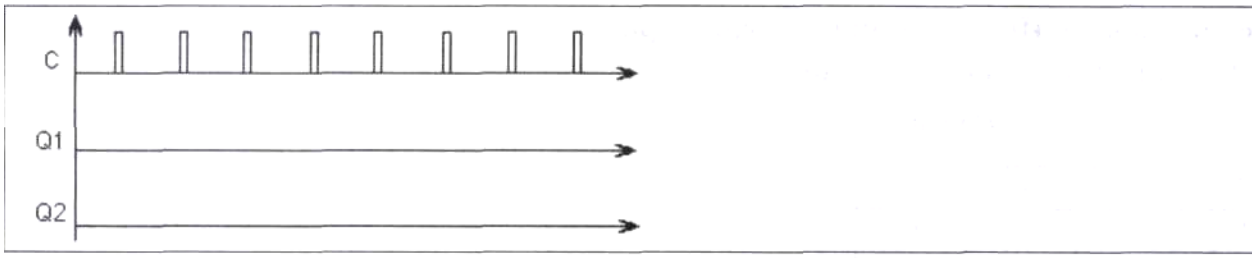
Q_t	Q_{t+1}	J	K
0		0	0
0		0	1
0		1	0
0		1	1
1		0	0
1		0	1
1		1	0
1		1	1

в). Диаграмма работы триггера.



Эксперимент 4. **Исследование JK-триггера, построенного на базе логических эл ментов и RS-триггеров.**

Диаграмма работы триггера.



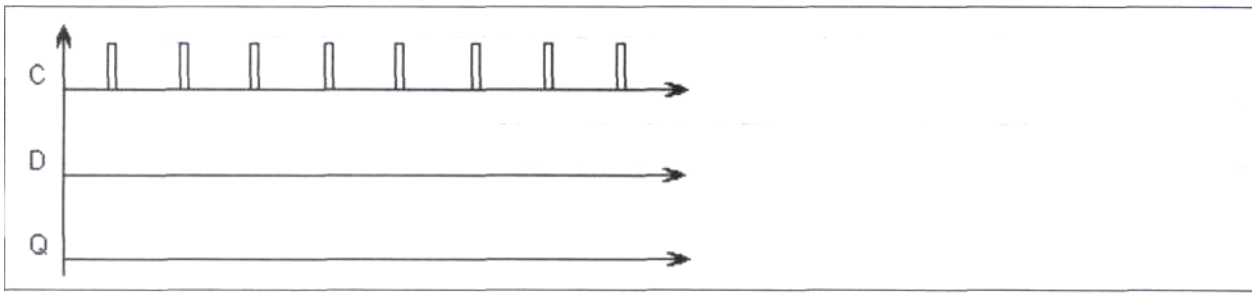
Эксперимент 5. **Исследование D-триггера.**

б). Таблица функций возбуждения.

Таблица 9

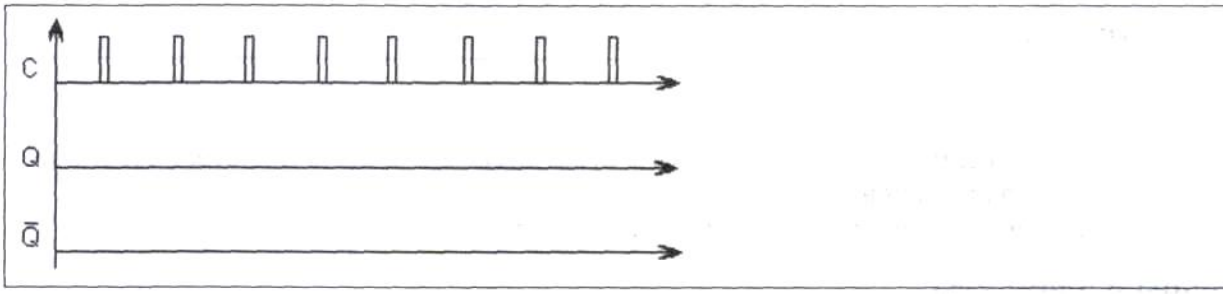
Q_t	Q_{t+1}	J	K
0		0	0
0		0	1
0		1	0
0		1	1
1		0	0
1		0	1
1		1	0
1		1	1

в). Диаграмма работы триггера.



Эксперимент 6. **Исследование работы D-триггера в счетном режиме.**

Диаграмма работы триггера.



Контрольные вопросы

1. Является ли элементом памяти выключатель настольной лампы?

2. Если продолжить предыдущий вопрос, то как можно охарактеризовать:

а) кнопочный выключатель (один раз нажал - лампа горит; второй раз нажал - лампа погасла);

б) клавишный переключатель-коромысло: нажал на одно плечо - лампа зажглась или продолжает оставаться горящей; нажал на другое плечо - погасла.

Аналогия с какими видами триггеров напрашивается?

3. Чем отличается работа RS-триггера с прямыми входами от работы RS-триггера с инверсными входами?

4. Почему комбинация сигналов 11 на входах RS-триггера называется «запрещенной»?

5. В чём отличие таблицы переходов триггера от таблицы функций возбуждения?

6. Как свойство запоминания отражается в характеристических уравнениях триггеров?

7. В чём принципиальное отличие работы синхронных триггеров от асинхронных?

8. Какова приоритетность информационных и установочных входов в синхронных триггерах?

9. Почему JK-триггер при J=K=1 не превращается в автогенератор?

10.Почему Т-триггер получил название счетного? Какое число импульсов он может сосчитать? 1

1.Как работает D-триггер, если D=Q?

ЛАБОРАТОРНАЯ РАБОТА 3

Исследование дешифраторов

Цель работы

1. Ознакомление с принципом работы дешифраторов.

2.Исследование влияния управляющих сигналов на работу дешифраторов.

3. Реализация и исследование функциональных модулей на основе дешифраторов.

Приборы и элементы

Логический преобразователь
Генератор слов
Вольтметр
Логические пробники
Источник напряжения + 5 В
Генератор слов
Генератор тактовых импульсов
Двухпозиционные переключатели
Демультиплексор
Источник сигнала "логическая единица"
Логические пробники
Микросхема 74138 - дешифратор 3х8

Краткие сведения из теории

1. Комбинационные схемы.

Комбинационной схемой называется логическая схема, реализующая однозначное соответствие между значениями входных и выходных сигналов. Для реализации комбинационных схем используются логические элементы, выпускаемые в виде интегральных схем. В этот класс входят интегральные схемы дешифраторов, шифраторов, мультиплексоров, демультиплексоров, сумматоров.

2. Дешифраторы.

Дешифратор - логическая комбинационная схема, которая имеет n информационных входов и 2^n выходов. Каждой комбинации логических уровней на входах будет соответствовать активный уровень на одном из 2^n выходов. Обычно n равно 2, 3 или 4. На рис.1 изображен дешифратор с n = 3, активным уровнем является уровень логического нуля. На входы C, B, A можно подать следующие комбинации логических уровней: 000, 001, 010...111, всего 8 комбинаций. Схема имеет 8 выходов, на одном из которых

формируется низкий потенциал, на остальных - высокий. Номер этого единственного выхода, на котором формируется активный (нулевой) уровень, соответствует числу N, определяемому состоянием входов C, B, A следующим образом: N = C-22 + B-21 + A-2°. Например, если на входы подана комбинация логических уровней 011, то из восьми выходов микросхемы (Y0, Y1...Y7) на выходе с номером N=3 установится нулевой уровень сигнала (Y3=0), а все остальные выходы будут иметь уровень логической единицы. Этот принцип формирования выходного сигнала можно описать следующим образом:

$$Y_i = \begin{cases} 0, & \text{если} \quad i = k; \\ 1, & \text{если} \quad i \neq k; \\ k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A. \end{cases}$$

Видно, что уровень сигнала на выходе Y3 описывается выражением:

$$Y3 = \overline{\overline{C} \cdot B \cdot A} = 0.$$

В таком же виде можно записать выражения для каждого выхода дешифратора:

$$Y0 = \overline{\overline{C} \cdot \overline{B} \cdot \overline{A}}, \qquad Y4 = \overline{C \cdot \overline{B} \cdot \overline{A}},$$
$$Y1 = \overline{\overline{C} \cdot \overline{B} \cdot A}, \qquad Y5 = \overline{C \cdot \overline{B} \cdot A},$$
$$Y2 = \overline{\overline{C} \cdot B \cdot \overline{A}}, \qquad Y6 = \overline{C \cdot B \cdot \overline{A}},$$
$$Y3 = \overline{\overline{C} \cdot B \cdot \overline{A}}, \qquad Y7 = \overline{C \cdot B \cdot A}.$$

Помимо информационных входов A,B,C дешифраторы обычно имеют дополнительные входы управления G. Сигналы на этих входах, например, разрешают функционирование дешифратора или переводят его в пассивное состояние, при котором, независимо от сигналов на информационных входах, на всех выходах установится уровень логической единицы. Можно сказать, что существует некоторая функция разрешения, значение которой определяется состояниями управляющих входов.

Разрешающий вход дешифратора может быть прямым или инверсным. У дешифраторов с прямым разрешающим входом активным уровнем является уровень логической единицы, у дешифраторов с инверсным входом - уровень логического нуля.

Принцип формирования выходного сигнала в этом дешифраторе с учетом сигнала управления описывается следующим образом:

$$Y_i = \begin{cases} \overline{1 \cdot \overline{G}}, & \text{если} \quad i = k; \\ 1, & \text{если} \quad i \neq k; \\ k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A. \end{cases}$$

У дешифратора с несколькими входами управления функция разрешения, как правило, представляет собой логическое произведение всех разрешающих сигналов управления. Например, для дешифратора 74138 с одним прямым входом управления G1 и двумя инверсными G2A и G2B функции выхода Y_i и разрешения G имеют вид:

$$Y_i = \begin{cases} \overline{1 \cdot \overline{G}}, & \text{если} \quad i = k; \\ 1, & \text{если} \quad i \neq k; \\ k = 2^2 \cdot C + 2^1 \cdot B + 2^0 \cdot A, \end{cases}$$

$$G = G1 \cdot \overline{G2A} \cdot \overline{G2B}.$$

Обычно входы управления используются для каскадирования (увеличения разрядности) дешифраторов или при параллельной работе нескольких схем на общие выходные линии.

3. Использование дешифратора в качестве демультиплексора.

Дешифратор может быть использован и как демультиплексор - логический коммутатор, подключающий входной сигнал к одному из выходов. В этом случае функцию информационного входа выполняет один из входов разрешения, а состояние входов C, B и A задает номер выхода, на который передается сигнал со входа разрешения.

Порядок проведения экспериментов

Эксперимент 1. Исследование принципа работы дешифратора 3x8 в основном режиме.

Откройте файл c13_01 со схемой, изображенной на рис.2. Включите схему. Подайте на вход G уровень логической единицы. Для этого клавишей G ключ G установить в верхнее положение. Определите и запишите уровни сигналов на выходах Y0...Y7 в таблицу истинности при G = 1 (табл 1 в разделе "Результаты экспериментов").

Подайте на вход G уровень логического нуля (ключ G установите в нижнее положение). Убедитесь, что дешифратор перешел в рабочий режим и на одном из выходов установился уровень логического нуля. Подавая все возможные комбинации уровней логических сигналов на входы A, B, C с помощью одноименных ключей и определяя с помощью логических пробников уровни логических сигналов на выходе схемы, заполните таблицу истинности дешифратора при G=0 (табл. 1. в разделе "Результаты

экспериментов").

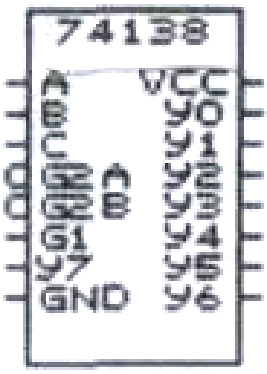


Рисунок 1

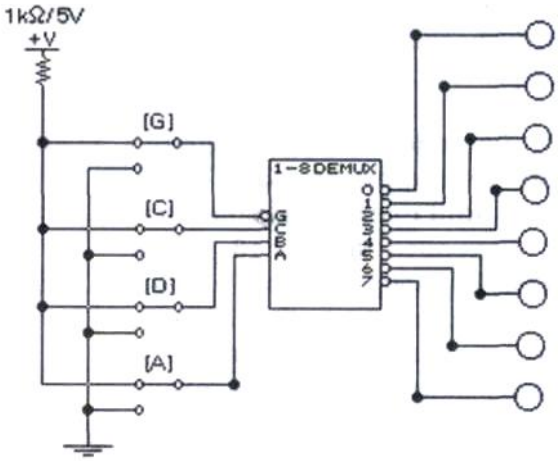


Рисунок 2

Эксперимент 2. Исследование принципа работы дешифратора 3х8 в режиме 2х4.

а). В схеме рис. 2 подключите вход С к общему проводу (земле), задав С=0 (рис. 3). Изменяя уровни сигналов на входах В и А и наблюдая уровни сигналов на выходах схемы, с помощью пробников заполните таблицу истинности дешифратора (табл.2 в разделе "Результаты экспериментов"). Укажите выходы, на которых уровень сигнала не меняется. б). Проделайте пункт а) при С=1, для чего вход С подключите к источнику логической единицы. Заполните таблицу истинности дешифратора (табл. 13.3 в разделе "Результаты экспериментов").

в). Проделайте пункт а), заземлив вход В (В=0), а на входы А и С подавая все возможные комбинации логических уровней. Заполните таблицу истинности (табл. 4 в разделе "Результаты экспериментов"), там же укажите номера выходов, на которых уровень логического сигнала не изменяется.

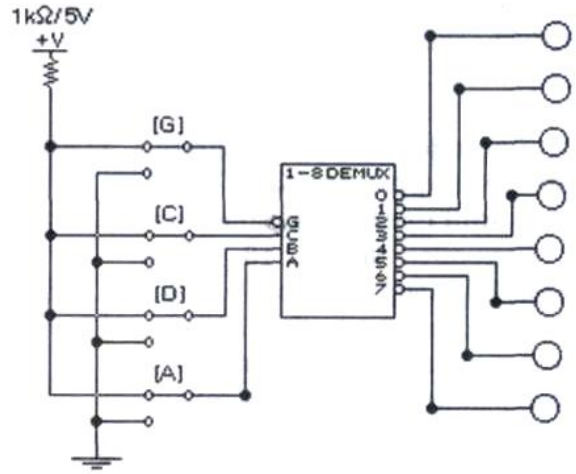


Рисунок 3

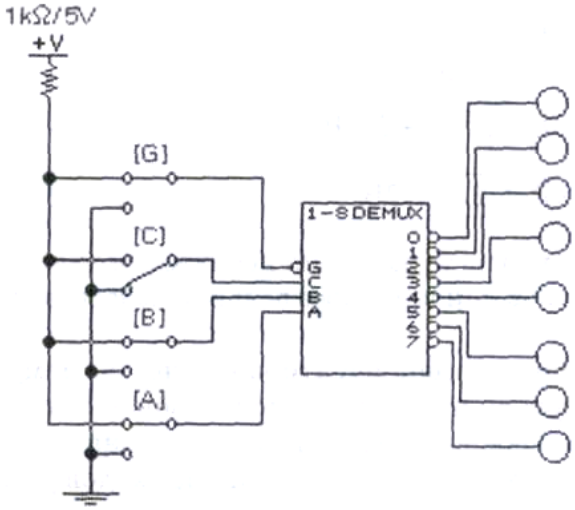


Рисунок 4

Эксперимент 3. Исследование работы дешифратора в качестве демультиплексора.

Откройте файл c13_02 со схемой, изображенной на рис. 4. Включите схему. В пошаговом режиме работы генератора слов подайте на входы C, B, A демультиплексора слова, эквивалентные числам от 0 до 7. Наблюдая при помощи логических пробников уровни сигналов на выходах, заполните таблицу функционирования {табл. 5 в разделе "Результаты экспериментов"). Убедитесь, что изменяющийся сигнал на входе G поочередно появляется на выходах дешифратора.

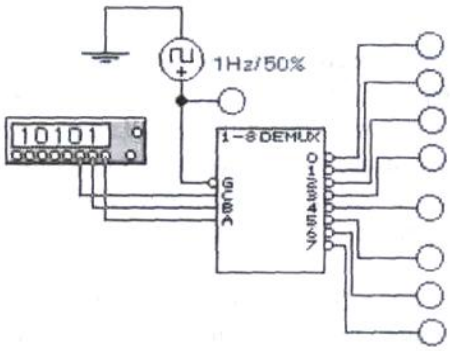


Рисунок 5

Эксперимент 4. Исследование дешифратора 3x8 с логической схемой на выходе.

Откройте файл c13_O3 со схемой, изображенной на рис. 5. Включите схему. Установите генератор слов в пошаговый режим. Последовательно подавая слова от генератора на вход схемы и наблюдая уровень логического сигнала на выходе схемы с помощью логического пробника, составьте таблицу истинности функции F, реализуемой схемой на выходе (табл. 6 в разделе "Результаты экспериментов"). По таблице запишите аналитическое выражение функции и занесите полученное выражение в раздел "Результаты экспериментов".

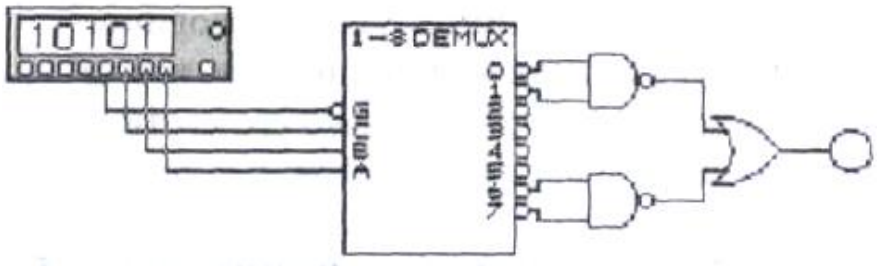


Рисунок 6

Эксперимент 5. Исследование микросхемы 74138.

а). Откройте файл c13_04 (рис. 6). Установите генератор слов в пошаговый режим. Включите схему. С помощью соответствующих ключей установите состояние управляющих входов Gl=0, G2A=G2B=1. Подавая на входы A, B, C слова от генератора слов и наблюдая состояние выходов с

помощью логических пробников, заполните таблицу функционирования дешифратора 74138 (табл. 7 в разделе "Результаты экспериментов").

б). Повторите операции пункта а) при G1=G2A=1, G2B=0. Заполните таблицу функционирования дешифратора 74138 (табл. 7 в разделе "Результаты экспериментов").

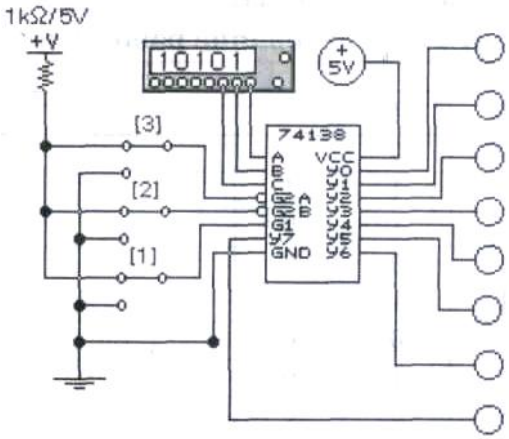


Рисунок 7

в). Повторите операции пункта а) при Gl=l, G2A=G2B=0. Заполните таблицу функционирования дешифратора 74138 (табл. 9 в разделе "Результаты экспериментов").

Эксперимент 6. Исследование микросхемы 74138 с помощью логического анализатора.

Откройте файл c13_05 (рис. 7). Установите генератор слов в пошаговый режим. Включите схему. С помощью соответствующих ключей установите состояние управляющих входов Gl=l, G2A=G2B=0. Подавая слова от генератора слов, получите временные диаграммы работы дешифратора на экране логического анализатора и зарисуйте их в разделе "Результаты экспериментов". Сопоставьте временные диаграммы с таблицей 9.

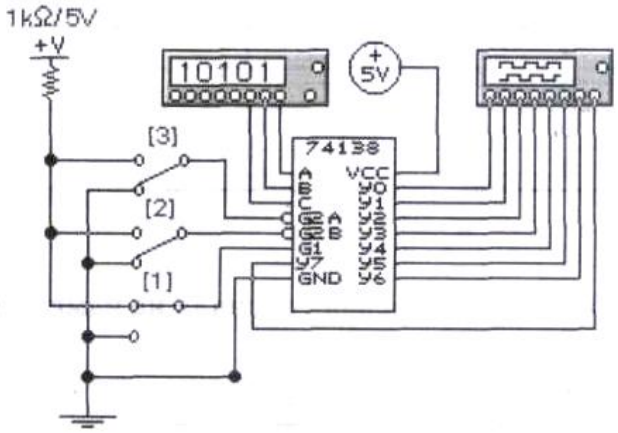


Рисунок 8

Результаты экспериментов

Эксперимент 1. Исследование работы дешифратора 3х8 в основном режиме.

Таблица 1

C	в	A	G	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0	1								
0	1	1	1								
0	0	1	0								
0	1	0	0								
0	1	1	0								
1	0	0	0								
1	0	1	0								
1	1	0	0								
1	1	1	0								

*Для простоты заполнения таблицы истинности в ней можно отмечать только выводы с низким уровнем сигнала.

Эксперимент 2. Исследование дешифратора 3х8 в режиме 2х4.

а) Таблиия 2

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
0	1	0								
0	0	1								

Выводы, на которых уровень сигнала не изменяется

в) Таблиия 3

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
1	0	0								
1	0	1								
1	1	0								
1	0	1								

Выводы, на которых уровень сигнала не изменяется

в) Таблиия 4

C	в	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
1	0	0								
1	0	1								

Эксперимент 3. Исследование дешифратора в качестве демультиплексора

Таблица 5

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
0	1	0								
0	0	1								
1	0	1								
1	0	1								
1	0	1								
1	0	1								

∗ Выводы с именяющимся сигналом отмечать в клетках таблицы как G**.**

Эксперимент 4. Исследование дешифратора 3x8 с логической схемой на выходе.

Таблица 6

G	C	B	A	F
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

Эксперимент 5. Исследование микросхемы 74138

а) Таблица 7

C	B	A	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
0	1	0								
0	1	1								
1	0	0								
1	0	1								
1	1	0								

1	1	1								

б). Таблица 13.8

С	в	А	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
0	1	0								
0	1	1								
1	0	0								
1	0	1								
1	1	0								
1	1	1								

в). Таблица 9

С	в	А	Y0	Y1	Y2	Y3	Y4	Y5	Y6	Y7
0	0	0								
0	0	1								
0	1	0								
0	1	1								
1	0	0								
1	0	1								
1	1	0								
1	1	1								

Вопросы

1. Какие логические функции выполняет дешифратор?

2. Каково назначение входов управления в дешифраторе, как влияет сигнал управления на выходные функции дешифратора?

3. Какие дополнительные логические элементы необходимы для реализации логических функции п аргументов на основе дешифратора с прямыми выходами? А с инверсными?

4. Как выглядит схема дешифратора 2х4, выполненная в базисе И, ИЛИ, НЕ? Входы дешифратора А, В, выходы YO, Yl, Y2, Y3. Сколько элементов каждого типа для этого требуется?

5. Как надо видоизменить схему дешифратора 2х4 в предыдущем случае, чтобы оснастить её прямым управляющим_входом? Инверсным? Обозначьте входы дешифратора А, В, управляющий вход G или G , выходы YO, Yl, Y2, Y3.

6. Как из двух дешифраторов 2х4 сделать один дешифратор 3х8?

7. Как на основе нескольких дешифраторов 2х4 с управляющим входом сделать дешифратор 4х16? Сколько дешифраторов 2х4 потребуется для решения этой задачи, если не использовать другие элементы?

8. Как на основе дешифратора 2х4 сделать схему, фиксирующую совпадение двух бит (А=В=1, А=В=0) и реализующую функцию F = ABvAB?

ЛАБОРАТОРНАЯ РАБОТА № 4

Исследование мультиплексоров

Цель работы

1. Ознакомление с принципом работы мультиплексора.

2. Реализация и исследование функциональных модулей на основе мультиплексоров.

Приборы и элементы

Генератор слов
Генератор тактовых импульсов
Двухпозиционные переключатели
Источник напряжения + 5 В
Источник сигнала "логическая единица"
Логические пробники
Мультиплексор
Микросхема 74138 - дешифратор 3х8

Краткие сведения из теории

1. Мультиплексоры.

Мультиплексор - комбинационная логическая схема, представляющая собой управляемый переключатель, который подключает к выходу один из информационных входов данных. Номер подключаемого входа равен числу (адресу), определяемому комбинацией логических уровней на входах управления. Кроме информационных и управляющих входов, схемы мультиплексоров содержат вход разрешения, при подаче на который активного уровня мультиплексор переходит в активное состояние. При по-
даче на вход разрешения пассивного уровня мультиплексор перейдет в пассивное состояние, для которого сигнал на выходе сохраняет постоянное значение независимо от значений информационных и управляющих сигналов. Число информационных входов у мультиплексоров обычно 2, 4, 8 или 16. На рис. 9 представлен мультиплексор 8х1 с инверсным входом разрешения G, прямым Y и инверсным W-выходами (W = Y)•

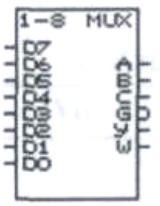


Рисунок 9

2. Уравнение мультиплексора.

Функционирование мультиплексора, представленного на рис. 13.9, описывается характеристическим уравнением, связывающим сигнал на выходе (Y) с разрешающим (G), входными информационными (D0...D7) и управляющими (A, B, C) сигналами:

$$Y = \left(\begin{array}{l} \overline{C} \cdot \overline{B} \cdot \overline{A} \cdot D0 \vee \overline{C} \cdot \overline{B} \cdot A \cdot D1 \vee \overline{C} \cdot B \cdot \overline{A} \cdot D2 \vee \overline{C} \cdot B \cdot A \cdot D3 \vee \\ \vee C \cdot \overline{B} \cdot \overline{A} \cdot D4 \vee C \cdot \overline{B} \cdot A \cdot D5 \vee C \cdot B \cdot \overline{A} \cdot D6 \vee C \cdot B \cdot A \cdot D7 \end{array} \right) \cdot \overline{G}.$$

Как видно из уравнения, на мультиплексоре можно реализовать логические функции, для чего нужно определить, какие сигналы и логические константы следует подавать на входы мультиплексора.

3. Реализация заданной функции с помощью мультиплексора.

Логическая функция n переменных определена для 2^n комбинаций значений переменных. Это позволяет реализовать функцию n-переменных на мультиплексоре, имеющем n-управляющих и 2^n информационных входов. В этом случае каждой комбинации значений аргументов соответствует единственный информационный вход мультиплексора, на который подается значение функции.

Например, требуется реализовать функцию F1 = c . b . a v c- b- av c- b- a v c • b- a .

Эта функция определена только для 8 комбинаций значений переменных, поэтому для её реализации можно использовать мультиплексор 8x1 с тремя управляющими входами. Составим таблицу истинности функции:

N	c	b	a	F1
0	0	0	0	1
1	0	0	1	0
2	0	1	0	0
3	0	1	1	1
4	1	0	0	0
5	1	0	1	0
6	1	1	0	1
7	1	1	1	1

Из таблицы видно, что для реализации функции на мультиплексоре необходимо подать на информационный вход мультиплексора с номером N сигнал, значение которого равно соответствующему значению функции F1, т. е. на входы с номерами 1, 2, 4, 5 следует подать уровень логического нуля, а на остальные - уровень логической единицы. Таким образом, при подаче комбинации логических уровней на управляющие входы мультиплексора, к

его выходу подключится вход, значение сигнала на котором равно соответствующему значению функции. Схемная реализация приведена на рис. 10.

При реализации логических функций на информационные входы можно подавать не только константы, но и изменяющиеся входные сигналы. Так, например, рассмотрим другой способ реализации функции F1, рассмотренной выше. Для этого минимизируем выражение функции: Fl = c-b-a vb-avc-b.

Составим таблицу истинности функции в зависимости от значений переменных a и b:

N	b	a	F1
0	0	0	c
1	0	1	0
2	1	0	c
3	1	1	1

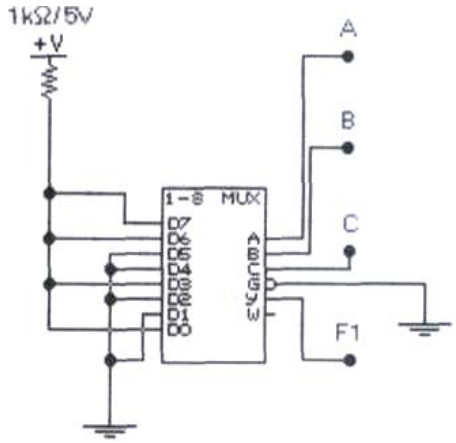


Рисунок 10

Заданную такой таблицей функцию реализуют, как и в предыдущем случае, подав на вход с номером N сигнал, значение которого соответствует значению функции F1. В данном случае сигналы сие', соответствующие переменной c, подаются на информационные входы, как указано в таблице истинности. При этом сокращается число управляющих входов.

Схемная реализация такого способа задания функции представлена на рис. 11. Так как используются только два адресных входа, управляющий вход С можно заземлить. При этом состояние информационных входов D4...D7 безразлично. Уровень сигнала на выходе схемы определяется комбинацией уровней сигналов в точках А, В, С, соответствующих переменным a, b, c. Схема рис. 11. по существу представляет собой мультиплексор 4x1 с двумя управляющими и четырьмя информационными входами.

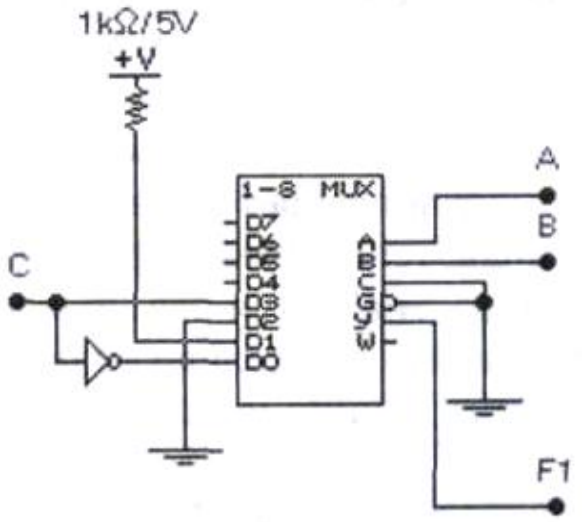


Рисунок 11

Если функцию можно представить в виде произведения одночлена на многочлен, то её также можно реализовать при помощи мультиплексора. Как следует из уравнения мультиплексора, сигнал, соответствующий одночлену, нужно подать на вход разрешения. Например, требуется реализовать функцию F2, описываемую следующим выражением:

$$F2 = x(d\,c\,\bar{b}\,\bar{a} \vee d\,\bar{b}\,a \vee e\,\bar{c} \bullet b\text{-}\,a \vee c\,b\,a).$$

При реализации данной функции на мультиплексоре сигнал, соответствующий переменной x, следует подать на его разрешающий вход. Рассмотрим, какие сигналы необходимо подать на управляющие входы мультиплексора. Выражение в скобках можно рассматривать как некоторую функцию *f* пяти переменных: a, b, c, d, e, из которых наиболее часто используются переменные a, b и c. Поэтому сигналы, соответствующие этим переменным, нужно подать на управляющие входы мультиплексора.

Определим, какие сигналы следует подать на информационные входы, чтобы реализовать функцию *f*. Для этого составим таблицу истинности функции в зависимости от значений переменных a, b и c:

Из таблицы видно, что на информационные входы с номерами N = 0, 2, 4, 6 нужно подать уровень логического нуля. Сигнал, соответствующий переменной d, нужно подать на входы с номерами N = 1,5, сигнал, соответствующий переменной e, - на вход с номером 3. Соответствующая схемная реализация представлена на рис. 12.

N	c	b	a	f
0	0	0	0	0
1	0	0	1	d
2	0	1	0	0
3	0	1	1	e
4	1	0	0	0

5	1	0	1	d
6	1	1	0	0
7	1	1	1	1

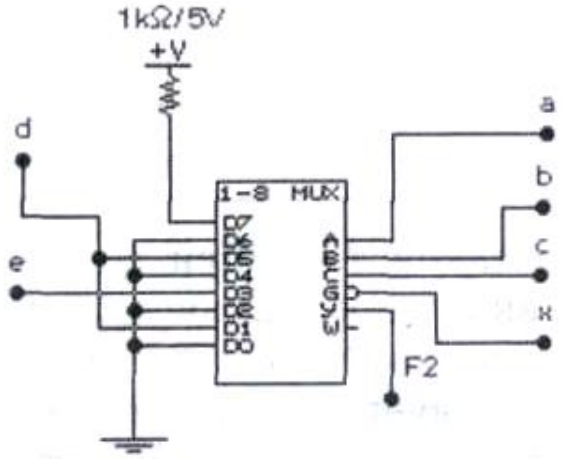


Рисунок 12

комбинации логических сигналов на входы мультиплексора и, определяя уровень сигнала на выходе Y логическим пробником F1, заполните графу Fla) в таблице 12 в разделе "Результаты экспериментов". Убедитесь, что функция, реализуемая мультиплексором, описывается выражением:

F1=C B AvB AvC B. б). Откройте файл c13_09 со схемой, изображенной на. рис. 16. Включите схему. Подавая в пошаговом режиме слова от генератора слов на входы мультиплексора и наблюдая уровень сигнала на выходе Y логическим пробником F1, заполните графу F16) в таблице 12 в разделе "Результаты экспериментов". Убедитесь, что сигнал на выходе также определяется функцией F1.

в). Откройте файл c13_10 со схемой, изображенной на рис. 17. Последовательно подавая на входы схемы все возможные комбинации уровней логических сигналов, убедитесь, что уровень логической единицы на выходе появляется только в случаях, когда на входах схемы действуют комбинации, описываемые шестнад-цатеричными эквивалентами 07H, 09H, OCИ, ODH, OFH, 13h, 17H, 19H, 1BH, 1CH, 1DH, 1FH, при которых функция F2 принимает значение 1.

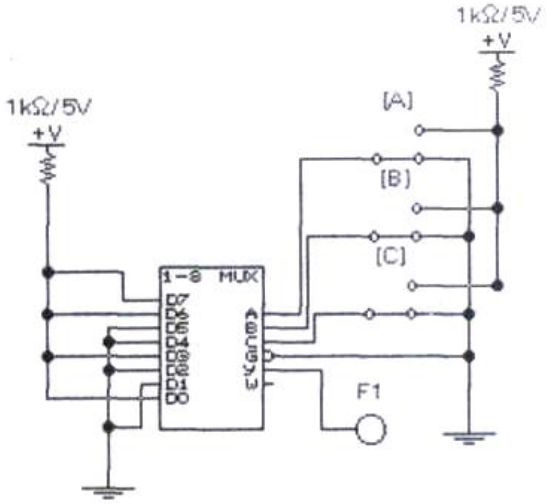


Рисунок 15

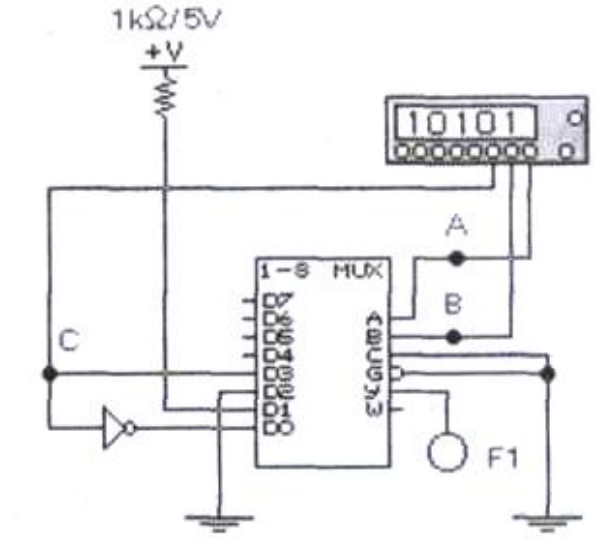


Рисунок 16

Эксперимент 4. Исследование мультиплексора 74153.

а). Откройте файл c13_11 со схемой, изображенной на. рис. 18. Исследуйте работу сдвоенного четырехканального мультиплексора (микросхема 74153). Составьте таблицу функционирования схемы для выходов Y1 и Y2. Для этого установите ключами 1 и 2 уровень логического нуля на входах G1 и G2. Затем в пошаговом режиме последовательно подайте от генератора все слова последовательности для каждой комбинации логических уровней на входах A и B. Для каждого шага определите входы, сигналы с которых проходят на выходы микросхемы. Обозначения входов занесите в таблицу 12 в разделе "Результаты экспериментов".

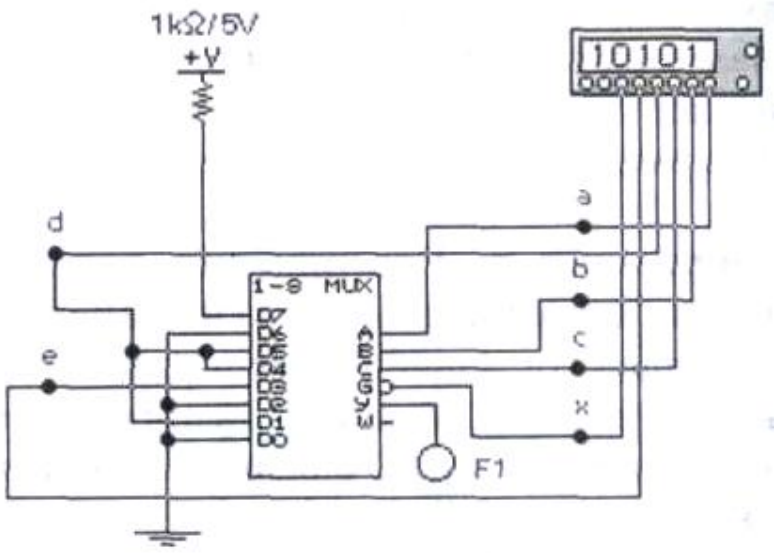


Рисунок 17

б). При помощи ключа 1 установите уровень логической единицы на входе 1G микросхемы. Подавая на входы микросхемы слова от генератора, определите, какой из выходов микросхемы перестал реагировать на изменение состояния входов. Запишите обозначение этого вывода в раздел "Результаты экспериментов".

в). Повторите действия пункта б), установив на входе 2G уровень логической единицы, а на входе 1G — уровень логического нуля.

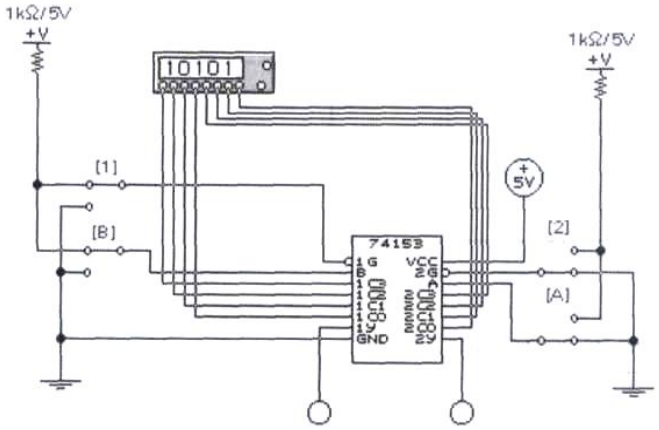


Рисунок 18

Результаты экспериментов

Эксперимент 1. Исследование мультиплексора.

а). Таблица 10

A	B	C	Y	W
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

б).

Выводы, не влияющие на состояние выходов микросхемы:

Обозначение вывода, не реагирующего на изменение состояния входов:	Измерение _____

Эксперимент 2. Исследование мультиплексора с помощью генератора слов.

Таблица 11

A	B	C	Y	W
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

Эксперимент 3.Реализация заданной функции с помощью мультиплексора.

Таблица 10

A	B	C	F1 расч	F1 а)	F1 б)
0	0	0			
0	0	1			
0	1	0			
0	1	1			
1	0	0			
1	0	1			
1	1	0			
1	1	1			

Эксперимент 4. Исследование мультиплексора 74153.

а). Таблица13.

A	B	1Y	2Y
0	0		
0	1		
1	0		
1	1		

б).

Обозначение вывода, не реагирующего на изменение состояния входов:	Измерение_____

в).

Обозначение вывода, не реагирующего на изменение состояния входов:	Измерение_____

Вопросы

1. Функцию какого электрического устройства выполняет мультиплексор для логических сигналов?

2. Каким аналитическим уравнением описывается работа мультиплексора 2x1 с управляющим входом? В уравнении используйте следующие обозначения: входы - A, B, выход - Y, разрешающий вход G.

Какие и в каком количестве логические элементы требуются для реализации этого уравнения?

3. Как реализовать схему мультиплексора 2x1 с управляющим входом на элементах И-НЕ?

4. Как можно на основе двух мультиплексоров 2x1 сделать один мультиплексор 4x1? Какие дополнительные элементы понадобятся для этого?

5.Функции скольких переменных можно реализовать без дополнительных элементов (за исключением инверторов) на одном мультиплексоре 4x1? На мультиплексоре 8x1? На мультиплексоре 16x1?

6. При какой форме аналитического представления логической функции, предназначенной для реализации на мультиплексоре, управляющий вход G может быть использован для подачи одного из входных сигналов?

7. Какими логическими уравнениями описывается работа микросхемы сдвоенного мультиплексора 74153?

ЛАБОРАТОРНАЯ РАБОТА 5

Исследование работы двоично-десятичного счетчика

Краткие сведения из теории

1. **Счетчики.**

Счетчик - устройство для подсчета числа входных импульсов. Число, представляемое состоянием его выходов по фронту каждого входного импульса, изменяется на единицу. Счетчик можно реализовать на нескольких триггерах. В суммирующих счетчиках каждый входной импульс увеличивает число на его выходе на единицу, в вычитающих счетчиках каждый входной импульс уменьшает это число на единицу. Наиболее простые счетчики - двоичные. На рис. 1 представлен суммирующий двоичный счетчик и диаграммы его работы.

2. Изменение направления счета

Как уже говорилось ранее, счетчики можно реализовать на триггерах. При этом триггеры соединяют последовательно. Выход каждого триггера непосредственно действует на тактовый вход следующего. Для того, чтобы реализовать суммирующий счетчик, необходимо счетный вход очередного триггера подключать к инверсному выходу предыдущего. Для того, чтобы изменить направление счета (реализовать вычитающий счетчик), можно предложить следующие способы:

а). Считывать выходные сигналы счетчика не с прямых, а с инверсных выходов триггеров. Число, образуемое состоянием инверсных выходов триггеров счетчика, связано с числом, образованным состоянием прямых выходов триггеров следующим соотношением:

$$N_{ПР} = 2^n - N_{ИНВ} - 1$$

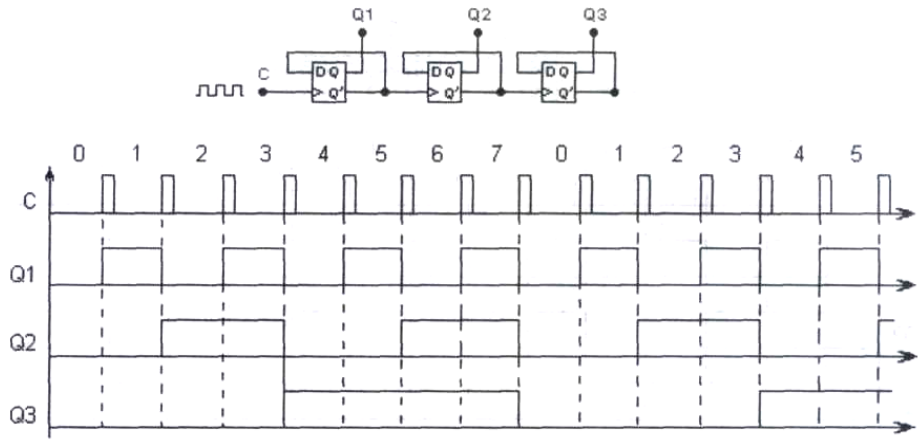


Рисунок 1

где n- разрядность выхода счетчика. В таблице 1 приведен пример связи числа на прямых выходах с числом на инверсных выходах триггеров счетчика.

б). Изменить структуру связей в счетчике: подавать на счетный вход следующего триггера сигнал не с инверсного, а с прямого выхода предыдущего, как показано на рис. 2. В этом случае изменяется последовательность переключения триггеров.

Таблица1

Состояния прямых выходов			Число	Состояния инверсных выходов			Число
Q3	Q2	Q1	N	Q3'	Q2'	Q1'	N
0	0	0	0	1	1	1	7
0	0	1	1	1	1	0	6
0	1	0	2	1	0	1	5

Изменение коэффициента пересчета.

4. Счетчики характеризуются числом состояний в течение одного периода (цикла). Для схем на рис. 1 и 2 цикл содержит $N = 2^3 = 8$ состояний (от 000 до 111). Часто число состояний называют коэффициентом пересчета Ксч, который равен отношению числа импульсов N_C на входе к числу импульсов $N_{Qст}$ на выходе старшего разряда за период:
5. $$К_{СЧ} = \frac{N_C}{N_{Qст}}$$

Если на вход счетчика подавать периодическую последовательность импульсов с частотой f_C, то частота f_Q на выходе старшего разряда счетчика будет меньше в $К_{сч}$ раз: $К_{сч} = F_C/F_Q$. Поэтому счетчики также называют делителями частоты, а величину $К_{сч}$ - коэффициентом деления. Для увеличения величины $К_{сч}$ приходится увеличивать число триггеров в цепочке. Каждый дополнительный триггер удваивает число состояний счетчика и число $К_{сч}$. Для уменьшения коэффициента $К_{сч}$ можно в качестве выхода счетчика рассматривать -

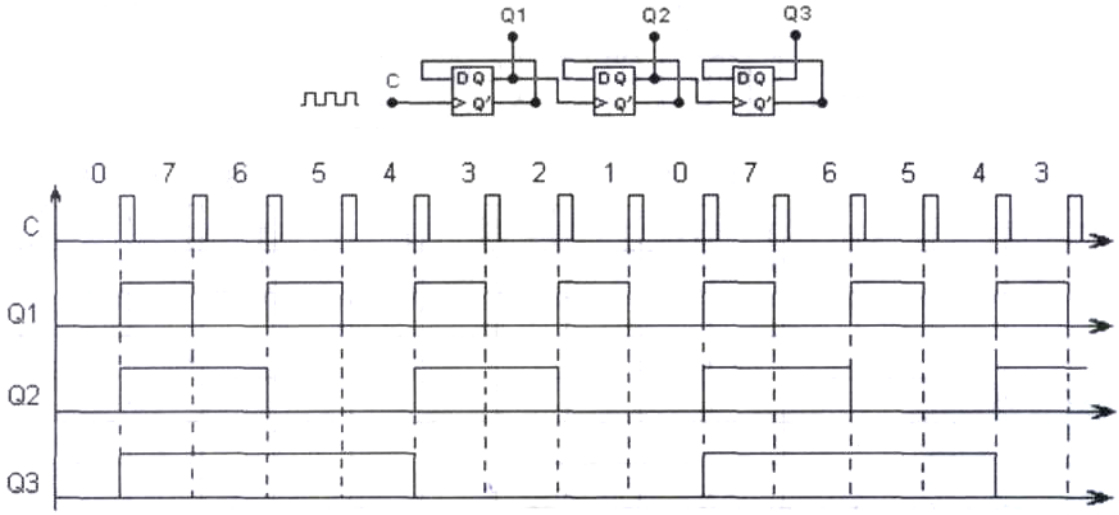


Рисунок 2

выходы триггеров промежуточных каскадов. Например, для счетчика на трех триггерах $К_{сч}$ = 8, если взять выход 2-го триггера, то $К_{сч}$ = 4. При этом $К_{сч}$ является целой степенью числа 2: 2, 4, 8, 16 и т. д.

Можно реализовать счетчик, для которого $К_{сч}$ - любое целое число. Например, для счетчика на трех триггерах можно сделать $К_{сч}$ от 2 до 7, но при этом один или два триггера могут быть лишними. При использовании всех трех триггеров можно получить $К_{сч}$ = 5...7: $22 < К_{сч} < 23$. Счетчик с $К_{сч}$ =5 должен иметь 5 состояний, которые в простейшем случае образуют последовательность: {0, 1, 2, 3, 4}. Циклическое повторение этой последовательности означает, что коэффициент деления счетчика равен 5.

Для построения суммирующего счетчика с $К_{сч}$ =5 надо, чтобы после формирования последнего числа из последовательности {0, 1, 2, 3, 4} счетчик переходил не к числу 5, а к числу 0. В двоичном коде это означает, что от числа 100 нужно перейти к числу 000, а не 101. Изменение естественного порядка счета возможно при введении дополнительных связей между триггерами счетчика. Можно воспользоваться следующим способом: как только счетчик попадает в нерабочее состояние (в данном случае 101), этот факт должен быть опознан и повлечь последующую выработку сигнала, который перевел бы счетчик в состояние 000. Рассмотрим этот способ более детально.

Факт попадания счетчика в нерабочее состояние описывается логическим уравнением:

$$F = (101) \vee (110) \vee (111) = Q_3 \cdot \overline{Q_2} \cdot Q_1 \vee Q_3 \cdot Q_2 \cdot \overline{Q_1} \vee Q_3 \cdot Q_2 \cdot Q_1 = Q_3 \cdot Q_1 \vee Q_3 \cdot Q_2.$$

Состояния 110 и 111 также являются нерабочими и поэтому учтены при составлении уравнения. Если на выходе эквивалентной логической схемы F = 0, значит счетчик находится в одном из рабочих состояний: 0vlv2v3v4. Как только он попадает в одно из нерабочих состояний 5v6v7, формируется сигнал F = 1. Появление сигнала F = 1 должно переводить

счетчик в начальное состояние 000, следовательно, этот сигнал нужно использовать для воздействия на установочные входы триггеров счетчика, которые осуществляли бы сброс счетчика в состояние $Q_1 = Q_2 = Q_3 = 0$. При реализации счетчика на триггерах со входами установки логическим нулем для сброса триггеров требуется подать на входы сброса сигнал R=0. Для обнаружения факта попадания в нерабочее состояние используем схему, реализующую функцию F и выполненную на элементах И-НЕ. Для этого преобразуем выражение для функции;

$$F = \overline{Q_3 \cdot Q_1 \vee Q_3 \cdot Q_2} = \overline{Q_3 \cdot (\overline{Q_1} \vee \overline{Q_2})}\,.$$

Соответствующая схема реализации приведена на рис.3.

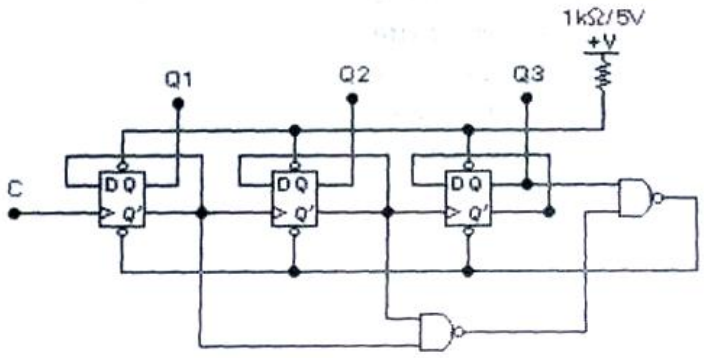


Рисунок 3

Счетчик будет работать следующим образом: при счете от 0 до 4 все происходит как в обычном суммирующем счетчике с $К_{сч} = 8$. Установочные сигналы равны 1 и естественному порядку счета не препятствуют. Счет происходит по положительному фронту импульса на счетном входе С. В тот момент, когда счетчик находится в состоянии 4 (100), следующий тактовый импульс сначала переводит счетчик в состояние 5 (101), что немедленно (задолго до прихода следующего тактового импульса) приводит к формированию сигнала сброса, который поступает на установочные входы сброса триггеров. В результате счетчик сбрасывается в 0 и ждет прихода следующего тактового импульса на счетный вход. Один цикл счета закончился, счетчик готов к началу следующего цикла.

Применяя такие схемы с обратной связью для сброса счетчика, нужно иметь в виду, что операция сброса занимает конечное время, поэтому непосредственно перед сбросом счетчика в 0 на выходе первого триггера появляются кратковременные импульсы, или "иголки". Это не имеет значения при подключении счетчика напрямую к индикатору, но при использовании этого выхода счетчика в качестве источника тактовых импульсов могут возникнуть определенные проблемы. Схема, в которой это явление устранено, приведена на рис. 4. Важным отличием является то, что схема обнаруживает не факт попадания в нерабочее состояние 101, а факт

попадания в состояние 100 и в следующем такте вырабатывает сигнал сброса.

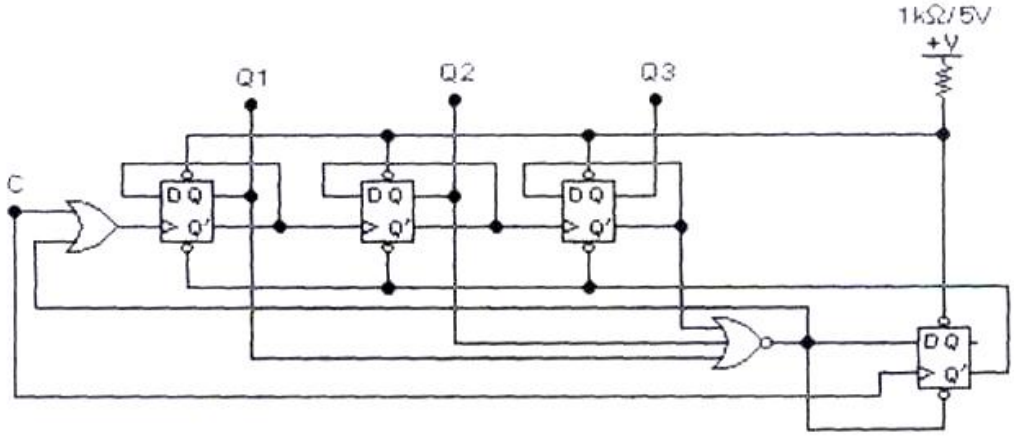


Рисунок 4

Порядок проведения экспериментов

Эксперимент 1.

Исследование суммирующего счетчика.

Откройте файл c14_06 со схемой, изображенной на рис. 5. Включите схему. Подавая на вход схемы тактовые импульсы при помощи ключа C и наблюдая состояние выходов счетчика при помощи логических пробников, составьте временные диаграммы работы суммирующего счетчика. Определите коэффициент пересчета счетчика. Результаты занесите в раздел "Результаты экспериментов". Обратите внимание на числа, формируемые состояниями инверсных выходов счетчика.

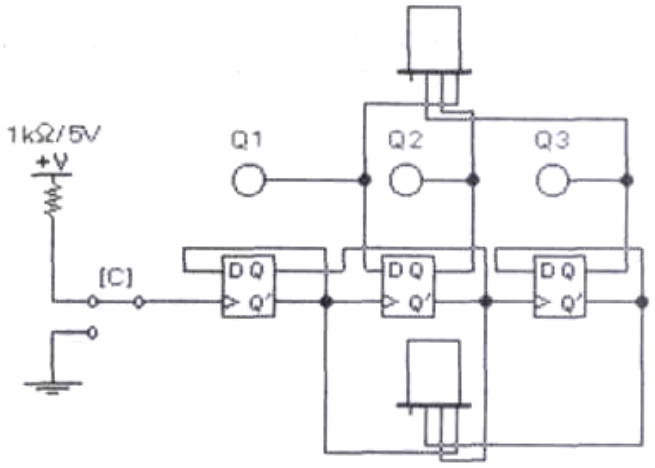


Рисунок 5

Эксперимент 2.
Исследование вычитающего счетчика.

а). Откройте файл c14_07 со схемой, изображенной на рис. 6. Включите

схему. Зарисуйте временные диаграммы работы вычитающего счетчика в раздел "Результаты экспериментов".
б). В схеме на рис. 6 входы логического анализатора подключите к инверсным входам триггеров. Включите схему. Зарисуйте полученные временные диаграммы в раздел "Результаты экспериментов" и сравните их с диаграммами, полученными в эксперименте 1.

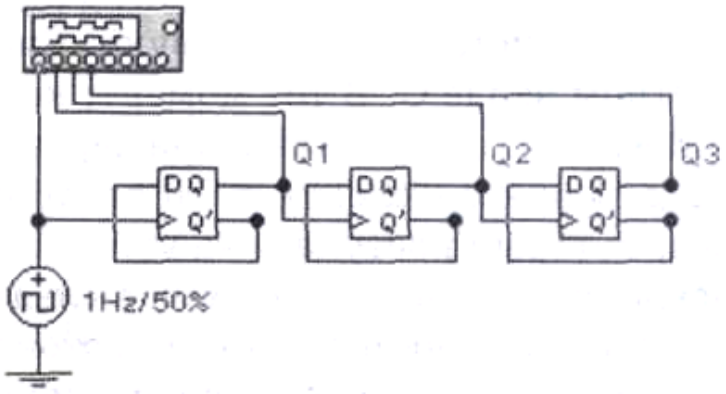


Рисунок 6

Эксперимент 3.
Исследование счетчика с измененным коэффициентом пересчета.

а). Откройте файл c14_08 со схемой, изображенной на рис. 7 Включите схему. Подавая на вход схемы тактовые импульсы при помощи ключа C и наблюдая состояние выходов счетчика при помощи логических пробников, составьте временные диаграммы работы счетчика и определите коэффициент пересчета. Результаты занесите в раздел "Результаты экспериментов".

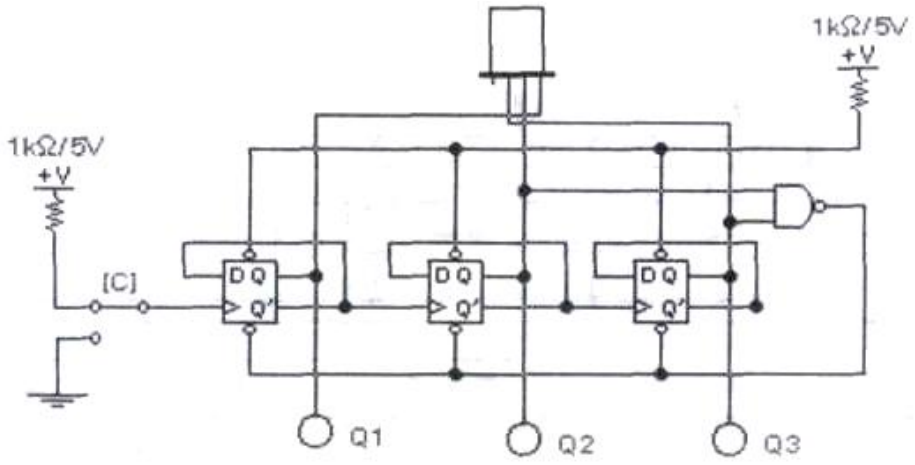


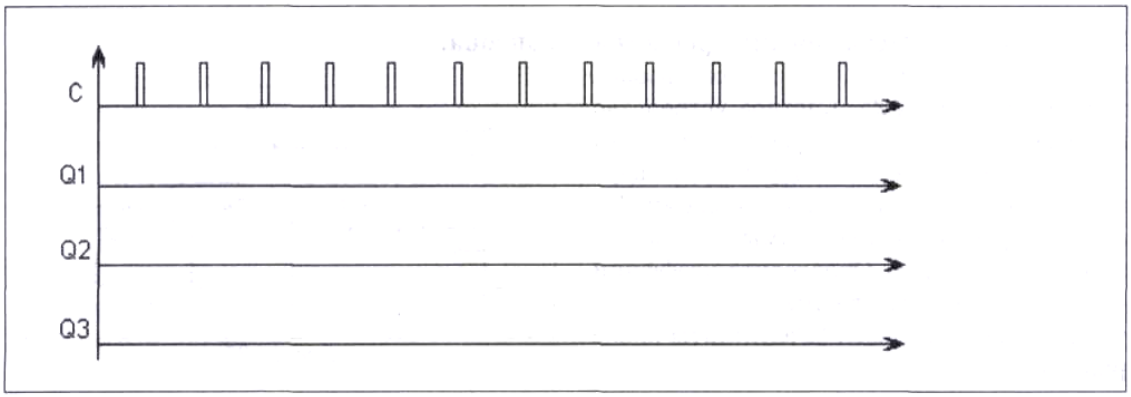
Рисунок 7

б). Измените структуру комбинационной части счетчика в

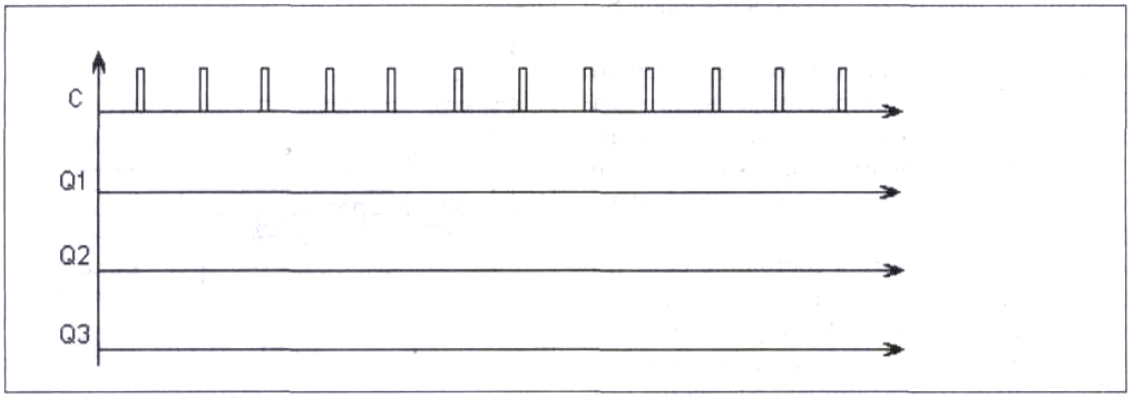
соответствии со схемой на рис. 14.20. Подавая на вход схемы тактовые импульсы при помощи ключа С и наблюдая состояние выходов счетчика при помощи логических пробников, составьте временные диаграммы работы счетчика на 5. Результаты занесите в раздел "Результаты экспериментов".

Результаты экспериментов

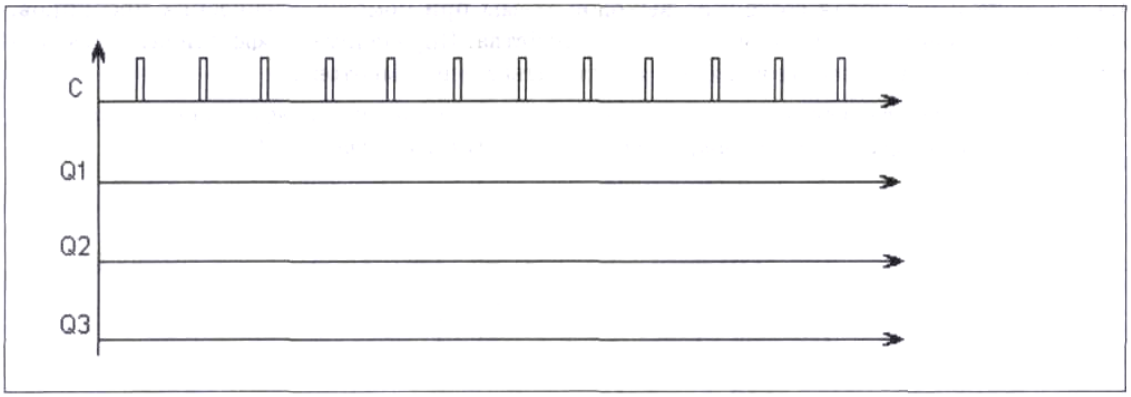
Эксперимент 1. Исследование суммирующего счетчика.
Временные диаграммы.



Эксперимент 2. Исследование вычитающего счетчика.
а). Временные диаграммы.

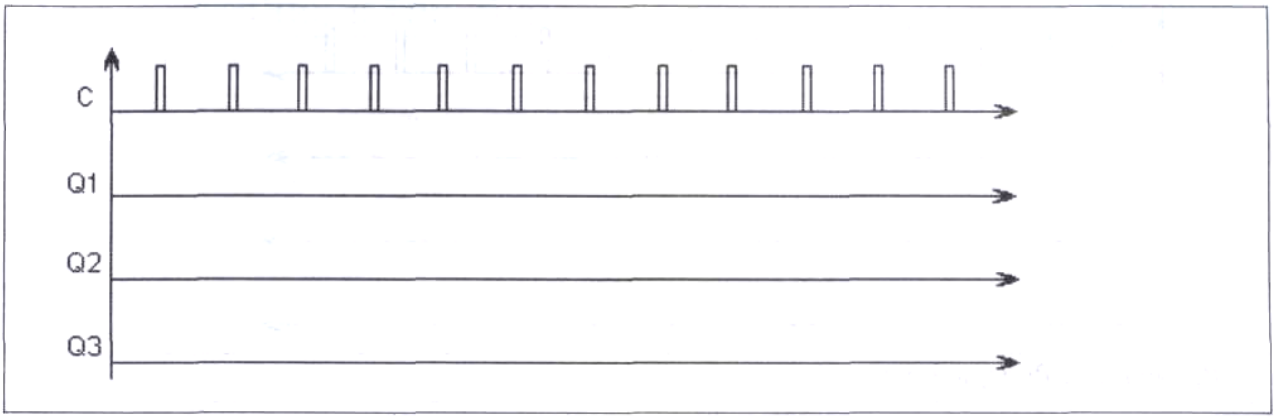


б). Временные диаграммы.

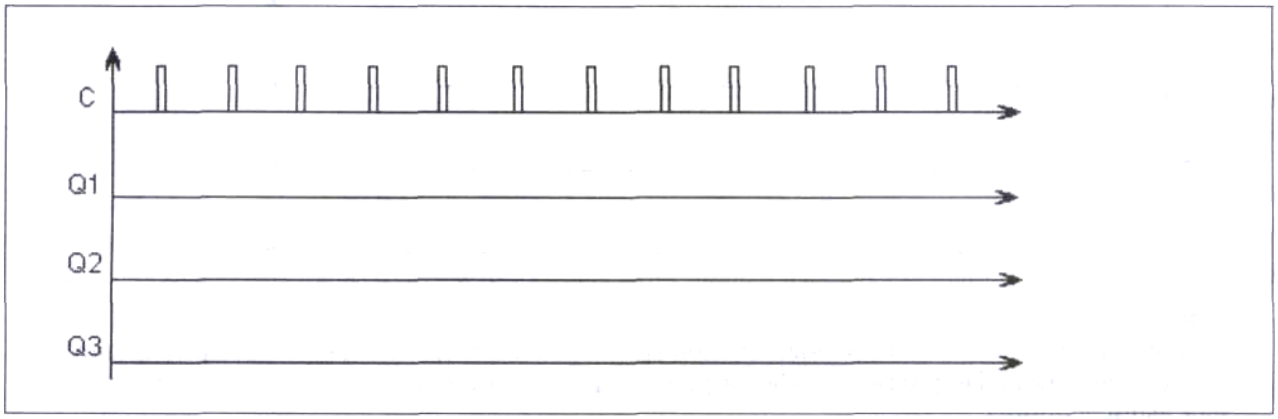


Эксперимент 3. Исследование счетчика с измененным коэффициентом пересчета.

а). Временные диаграммы.



б). Временные диаграммы.



Контрольные вопросы

1. Почему при подключении счетных входов триггеров к инверсным выходам предыдущих каскадов счетчик на D-триггерах работает как суммирующий, а при подключении к прямым - как вычитающий?

2. В каком режиме будет работать счетчик на JK-триггерах при подключении счетных входов триггеров к прямым выходам предыдущих каскадов? Как изменится режим работы счетчика при подключении счетных входов триггеров к инверсным выходам?

3. Какой коэффициент пересчета имеет регистр Джонсона?

4. Какими способами можно изменить коэффициент пересчета счетчика?

5. Сколько триггеров должен содержать счетчик с коэффициентом пересчета Ксч = {3, 5, 7, 9, 10, 12, 14, 15,24,30}?

6. В двоичном счетчике коэффициент пересчета равен 8, число триггеров - 3. При поступлении тактовых импульсов на счетный вход счетчик изменяет своё состояние в следующей последовательности: 000-001-010-011-100-101-110-111-000. Сколько триггеров в счетчике изменяют свое состояние одновременно на каждом из переходов? Действительно ли триггеры изменяют своё состояние одновременно? Как происходит переход

счетчика из состояния 111 в состояние 000? Какой из триггеров первым изменит своё состояние? Что послужит причиной переключения второго триггера? Как развивается процесс изменения состояния триггеров при переходе счетчика из состояния 011 в состояние 100?

7. Цифровые часы в метро реализованы на основе счетчиков. Иногда можно заметить, что четное число секунд на табло часов сохраняется заметно дольше, чем нечетное (возможна и обратная закономерность). Почему это происходит?

8. Какую разрядность должен иметь счетчик, отсчитывающий секунды и десятки секунд при наличии генератора импульсов частотой 10 кГц?

ЛАБОРАТОРНАЯ РАБОТА 6.

Исследование компаратора

Цель работы

1. Исследование схем детекторов нулевого уровня.
2. Исследование схем детекторов ненулевого уровня.

Приборы и элементы
Вольтметр
Амперметр
Осциллограф
Функциональный генератор
Источник постоянной ЭДС
Операционные усилители
Диоды
Стабилитрон 1N4733
Резисторы

Краткие сведения из теории

Функциональное назначение компаратора заключается в изменении состояния выхода при переходе входным напряжением некоторого порогового значения. В качестве компаратора может применяться ОУ. При этом ОУ работает преимущественно в области положительного или отрицательного ограничения выходного напряжения, проходя область усилительного режима только вблизи порога. В данном разделе исследуются основные схемы компараторов, построенных на базе операционных усилителей.

На рис. 1 и 2 приведены схемы и виды характеристик детекторов нулевого уровня, имеющих близкое к нулю пороговое напряжение. Схемы различаются способом подачи входного сигнала на вход ОУ. Использование разных входов ОУ для подачи входного сигнала позволяет реализовать фиксацию уровня входного напряжения положительным или отрицательным перепадом напряжения на выходе компаратора.

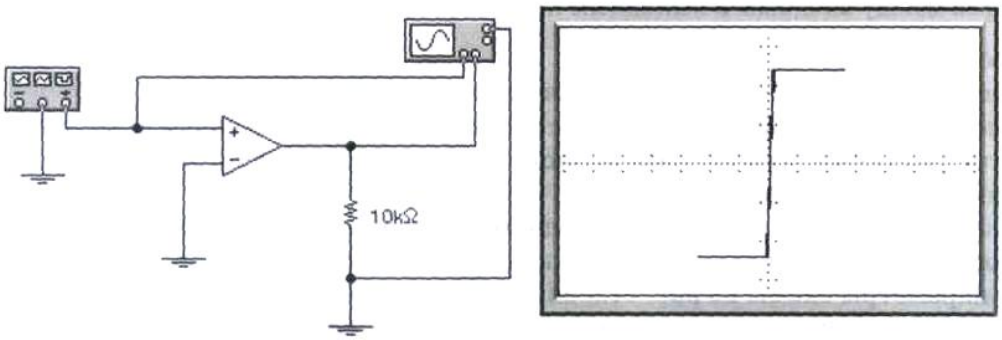


Рисунок 1

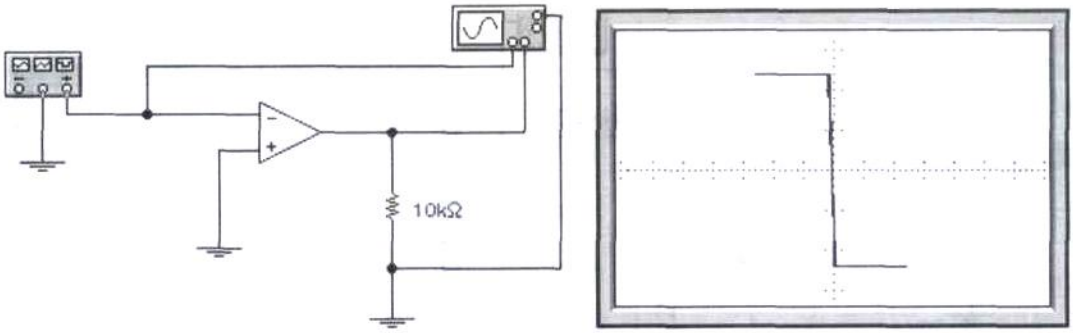


Рисунок 2

На рисунках приводится вид характеристики "выход-вход". По вертикальной оси откладывается выходное напряжение, по горизонтальной оси - входное. Наклон характеристик вызван конечной скоростью нарастания выходного напряжения.

На рис. 3 и 4 приведены схемы и виды характеристик детекторов положительного и отрицательного уровней входного напряжения. Пороговый уровень входного напряжения в этих схемах задается величиной напряжения смещения, подаваемого на инвертирующий вход ОУ. Напряжение смещения может задаваться стабилитроном, как показано на рис. 5

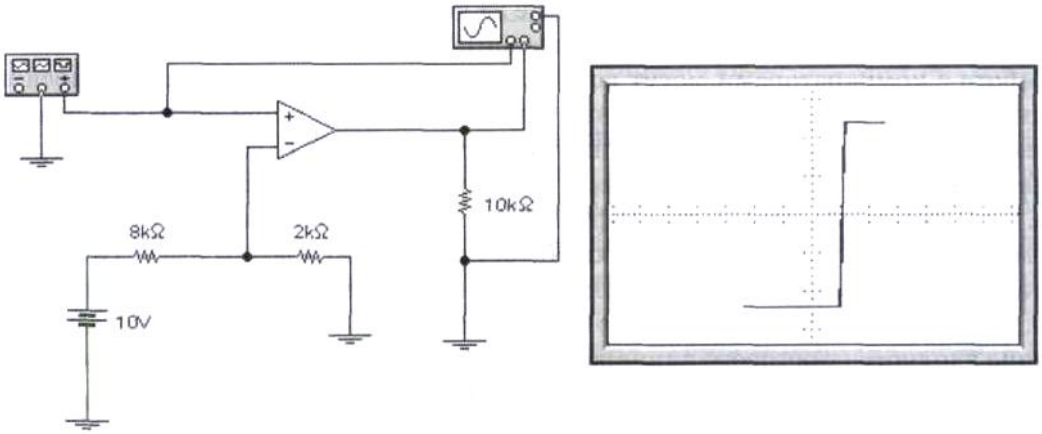


Рисунок 3

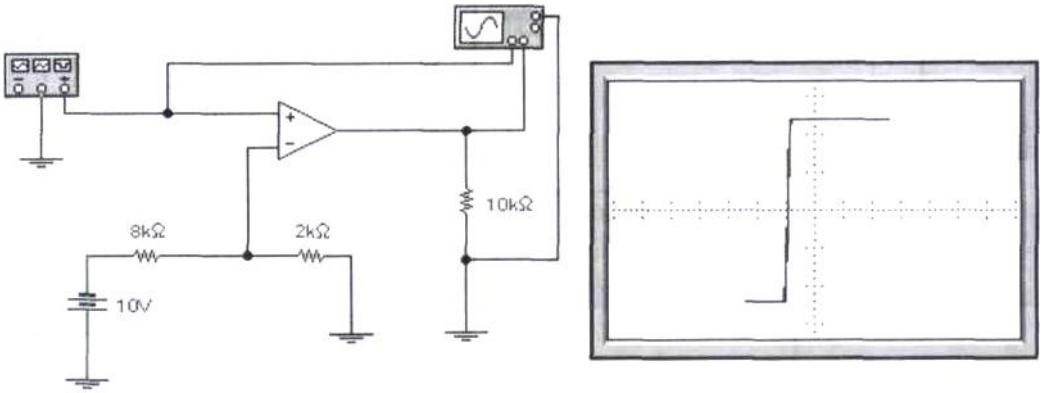


Рисунок 4

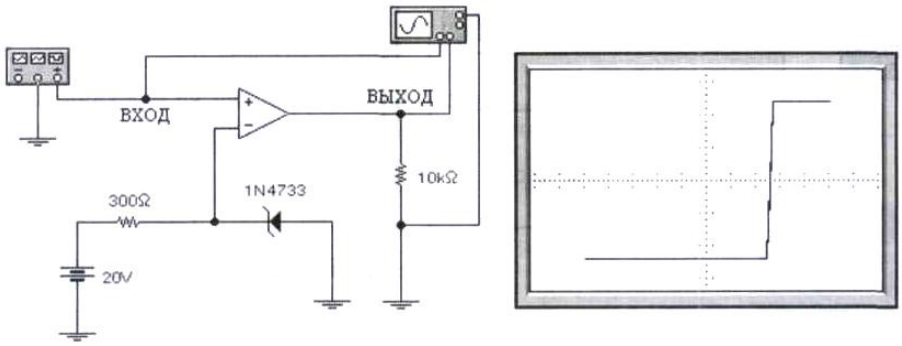


Рисунок 5

Максимальное и минимальное значение выходного напряжения может задаваться при помощи внешних элементов. На рис. 6 приведена схема детектора нулевого напряжения с фиксацией уровней выходного напряжения при помощи стабилитрона. Компаратор, показанный на рис. 7, позволяет фиксировать наличие входного напряжения в определенном диапазоне значений. Если входное напряжение изменяется в пределах пороговых значений, устанавливаемых внешними элементами, то выходное напряжение имеет низкий уровень. При выходе за установленные пределы пороговых значений выходное напряжение изменяется на высокий уровень. При работе с компараторами могут возникнуть неприятности, проявляющиеся в том, что вместо однократного изменения уровня выходного напряжения при достижении входным напряжением порогового значения, могут иметь место быстрые колебания между уровнями выходного напряжения, особенно в том случае, когда во входном сигнале присутствует значительный шум. При таком явлении может нарушиться нормальное функционирование некоторых типов схем. Можно избежать этого, если характеристика компаратора имеет гистерезис. Одной из схем такого рода является триггер Шмитта. Схема и её характеристика представлена на рис. 8. Для идеального ОУ, имеющего одинаковые напряжения ограничения, положительное значение входного порогового напряжения может быть вычислено по формуле:

$$U_1 = \frac{E \cdot R_2}{R_1 + R_2}.$$

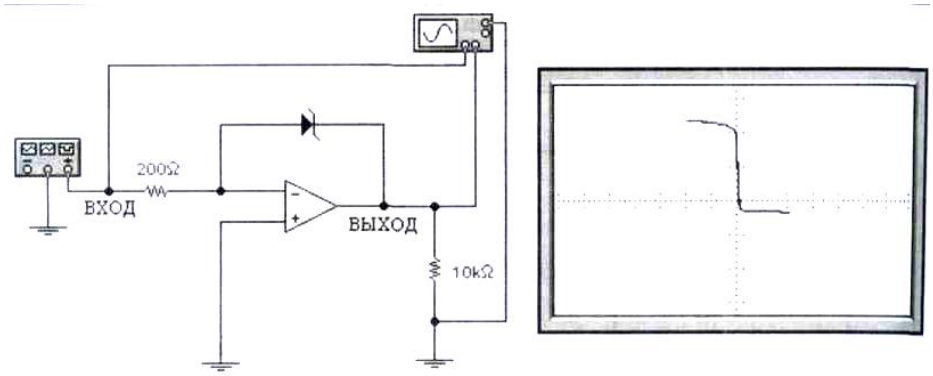


Рисунок 6

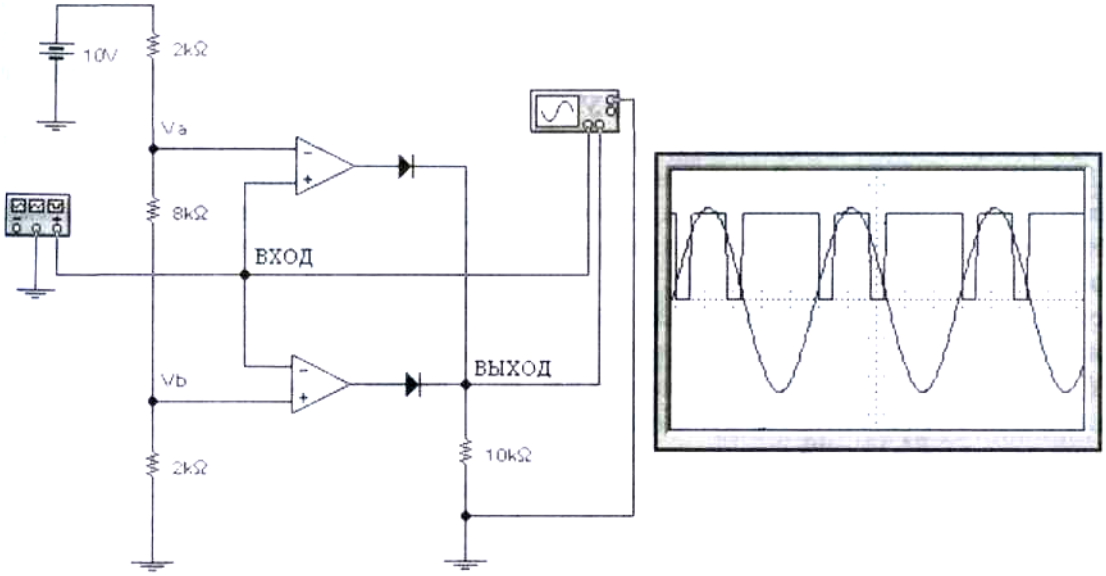


Рисунок 7

Отрицательное значение входного порогового напряжения определяется выражением:

$$U_2 = -\frac{E \cdot R_2}{R_1 + R_2} = -U_1,$$

где E - напряжение ограничения ОУ. Для всех рассмотренных схем анализ их работы можно осуществить по двум характеристикам. Первая из них представляет собой характеристику вход-выход и устанавливает соотношения между входным и выходным напряжением схемы в статическом режиме. Для наблюдения такой характеристики на экране осциллографа необходимо сигнал с канала, подключенного к выходу схемы, откладывать по вертикальной оси, а сигнал с канала, подключенного ко входу схемы, - по горизонтальной оси, на вход схемы подается синусоидальное напряжение. Динамику переключения выходного напряжения схемы можно проследить по осциллограммам входного и

выходного напряжения. При снятии этой характеристики на вход схемы подается синусоидальное напряжение и двухлучевым осциллографом фиксируется входное и выходное напряжение.

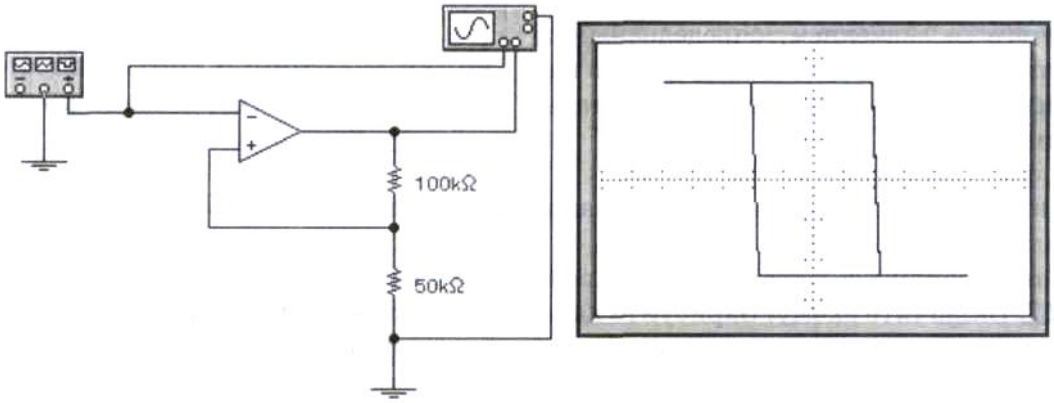


Рисунок 8

Порядок проведения экспериментов

Эксперимент 1. Исследование характеристик детектора нулевого уровня с подачей сигнала на неинвертирующий вход ОУ.

а). Характеристика выход-вход. Откройте файл c11_007 со схемой, изображенной на рис. 9.. Включите схему. В полученной на экране характеристике отклонение луча по оси Y (канал B) определяется выходным напряжением Uвых- а по оси X (канал A) - входным Uвх. Зарисуйте характеристику выход-вход в разделе "Результаты экспериментов" и по характеристике определите пороговое напряжение.

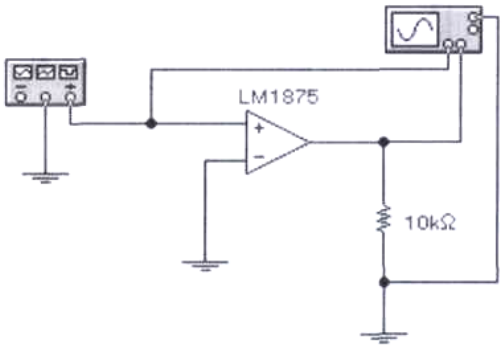


Рисунок 9

Эксперимент 2. Исследование характеристик детектора нулевого уровня с подачей сигнала на инвертирующий вход ОУ

а). Характеристика выход-вход. Откроите файл c11_008 со схемой, изображенной на рис. 10. Включите схему. Зарисуйте характеристику выход-вход в разделе "Результаты экспериментов" и по характеристике определите

пороговое напряжение.

б). Осциллограммы входного и выходного напряжения. Переведите осциллограф в режим Y/T, установите масштаб напряжения на входе A 2 V/div. Включите схему. Зарисуйте полученные осциллограммы входного UBX и выходного $U_{ВЫХ}$ напряжения в разделе "Результаты экспериментов". Определите пороговое значение входного напряжения $U_{ВХ}$ и сравните его со значением, определенным в предыдущем пункте. Значение порогового напряжения запишите в раздел "Результаты экспериментов".

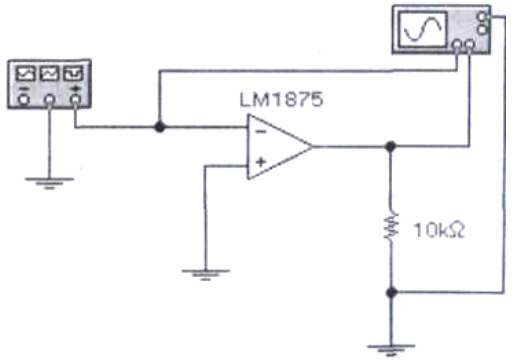


Рисунок 10

Эксперимент 3. Исследование характеристик компаратора с положительным опорным напряжением.

а). Характеристика выход-вход. Откройте файл c11_009 со схемой, изображенной на рис. 11. Включите схему. Зарисуйте характеристику выход-вход в разделе "Результаты экспериментов" и по характеристике определите пороговое напряжение.

б). Осциллограммы входного и выходного напряжения. Переведите осциллограф в режим Y/T, установите масштаб напряжения на входе A 2 V/div. Включите схему. Зарисуйте полученные осциллограммы входного Uвх и выходного Uвых напряжения в разделе "Результаты экспериментов". Определите пороговое значение входного напряжения Uвх и сравните его со значением, определенным в предыдущем пункте. Значение порогового напряжения запишите в раздел "Результаты экспериментов"

Эксперимент 4. Исследование характеристик компаратора с отрицательным опорным напряжением.

а). Характеристика выход-вход. Откроите файл c11_010 со схемой, изображенной на рис. 11. Включите схему. Зарисуйте характеристику выход-вход в разделе "Результаты экспериментов" и по характеристике определите пороговое напряжение. б). Осциллограммы входного и выходного напряжений. Переведите осциллограф в режим Y/T, установите масштаб напряжения на входе A 2 V/div. Включите схему. Зарисуйте полученные осциллограммы входного Uвх и выходного Uвых напряжения в разделе

"Результаты экспериментов". Определите пороговое значение входного напряжения Uвх и сравните его со значением, определенным в предыдущем пункте. Значение порогового напряжения запишите в раздел "Результаты экспериментов".

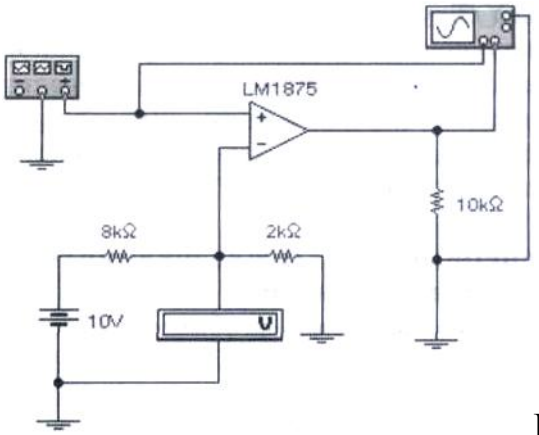


Рисунок 11

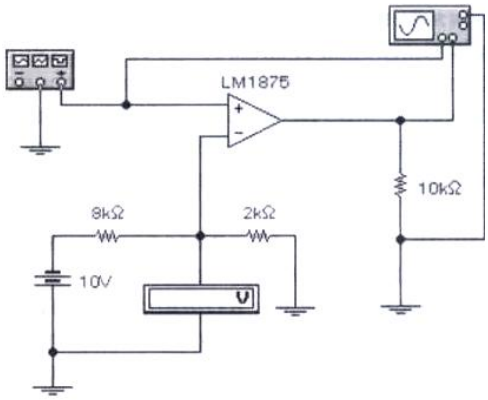


Рисунок 12

Эксперимент 5. Исследование характеристик компаратора с опорным напряжением, задаваемым стабилитроном.

а). Характеристика выход-вход. Откройте файл c11_011 со схемой, изображенной на рис. 13. Включите схему. Зарисуйте характеристику выход-вход в разделе "Результаты экспериментов" и по характеристике определите пороговое напряжение.

б). Осциллограммы, входного и выходного напряжения. Переведите осциллограф в режим Y/T, установите масштаб напряжения на входе A 2 V/div.

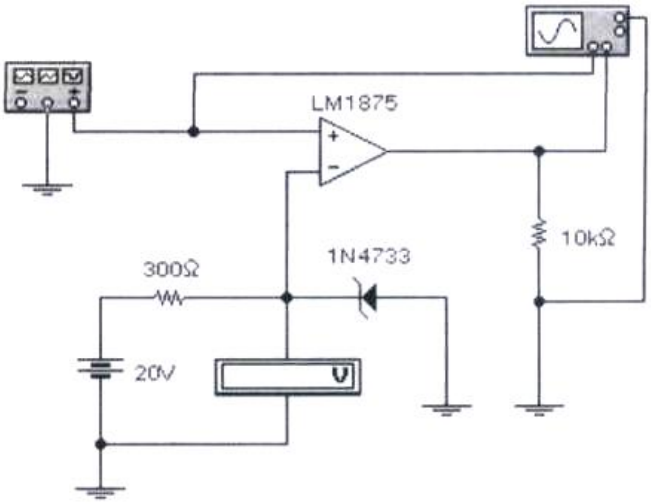


Рисунок 14

Включите схему. Зарисуйте полученные осциллограммы входного Uвх

и выходного Uвых напряжения в разделе "Результаты экспериментов". Определите пороговое значение входного напряжения Uвх и сравните его со значением, определенным в предыдущем пункте, а также с напряжением стабилизации стабилитрона. Значение порогового напряжения запишите в раздел "Результаты экспериментов".

Эксперимент 6. Исследование характеристик компаратора с фиксацией выходного напряжения.

а). Осциллограммы входного и выходного напряжения. Откройте файл c11_012 со схемой, изображенной на рис. 14. Включите схему. Зарисуйте полученные осциллограммы входного и выходного напряжения в разделе "Результаты экспериментов". По осциллограммам определите уровни выходного напряжения и пороговое напряжение. б). Осциллограммы входного и выходного напряжения при обратном включении стабилитрона. В схеме рис. 11.20 измените направление включения стабилитрона на обратное. Включите схему. Повторите операции пункта а) и занесите результаты в раздел "Результаты экспериментов".

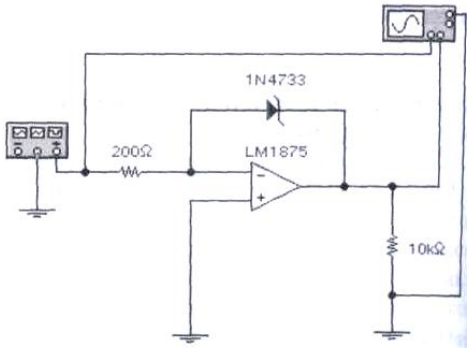


Рисунок 14

Эксперимент 7. Исследование характеристик компаратора с фиксированной зоной входного напряжения.

Эксперимент 7. Исследование характеристик компаратора с фиксированной зоной входного напряжения.

а). Осциллограммы входного и. выходного напряжения. Откройте файл c11_013 со схемой, изображенной на. рис. 15. Включите схему. Зарисуйте полученные осциллограммы входного Uвх и выходного Uвых напряжения в разделе "Результаты экспериментов". Определите пороговые напряжения Uнижн и Uверхн.

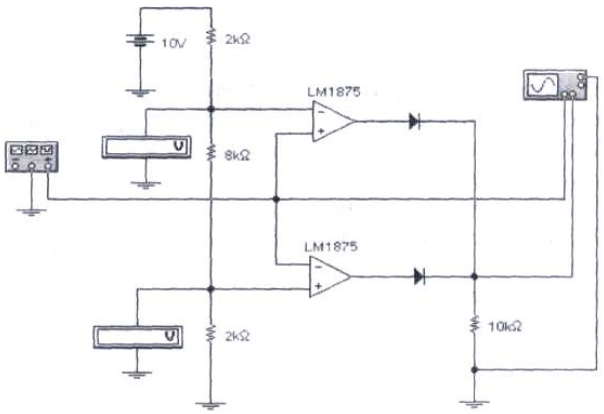


Рисунок 15

Эксперимент 8. Исследование характеристик триггера Шмитта.

а). Характеристика выход-вход. Откройте файл c11_014 со схемой, изображенной на рис. 16 Включите схему. Зарисуйте характеристику выход-вход в разделе "Результаты экспериментов" и по характеристике определите верхнее и нижнее значение порогового напряжения.

б). Осциллограммы входного и выходного напряжения. Переведите осциллограф в режим Y/T, установите масштаб напряжения на входе A 2 V/div. Включите схему. Зарисуйте полученные осциллограммы входного Uвх и выходного Uвых напряжения в разделе "Результаты экспериментов". По осциллограммам определите значения пороговых напряжений и сравните их со значениями, определенными в предыдущем пункте. Значения пороговых напряжений запишите в раздел "Результаты экспериментов".

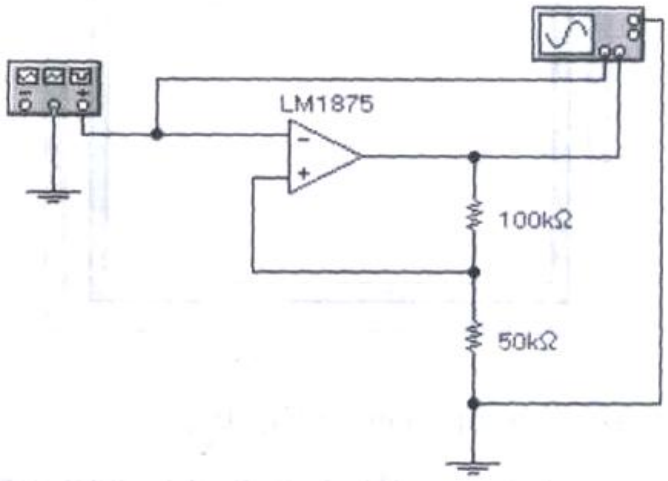
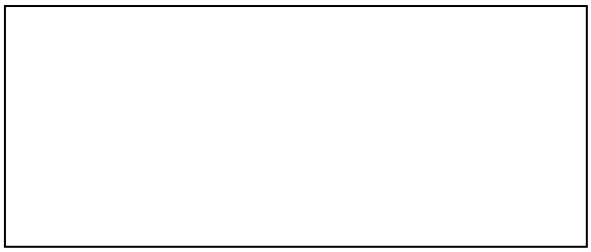


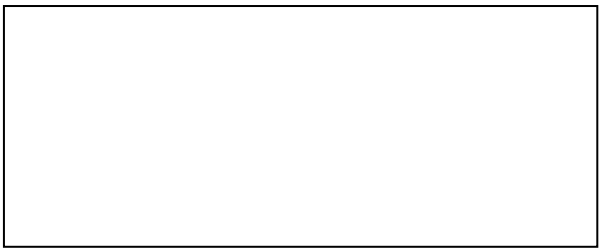
Рисунок 16

Результаты экспериментов

Эксперимент 1. Исследование характеристик детектора нулевого уровня с подачей сигнала на неинвертирующий вход ОУ.

а). Характеристика выход-вход. б). Осциллограммы.





Пороговое напряжение $U_{П}$, В **Измерение _____**

Эксперимент 2. Исследование характеристик детектора нулевого уровня с подачей сигнала на инвертирующий вход ОУ.

а). Характеристика выход-вход. б). Осциллограммы.





Пороговое напряжение $U_{П}$, В **Измерение _____**

Эксперимент 3. Исследование характеристик компаратора с положительным опорным напряжением.

а). Характеристика выход-вход. б). Осциллограммы.

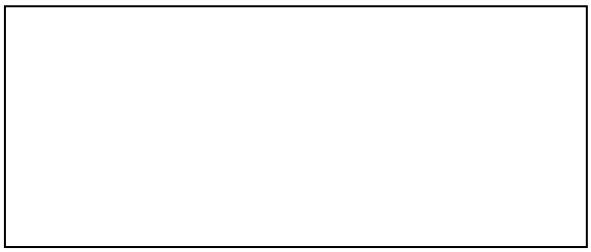


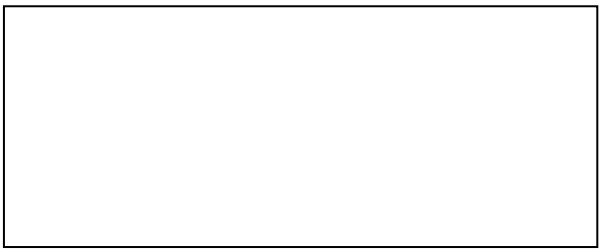


Пороговое напряжение $U_{П}$, В **Измерение _____**

Эксперимент 4. Исследование характеристик компаратора с отрицательным упорным напряжением.

а). Характеристика выход-вход. б). Осциллограммы.

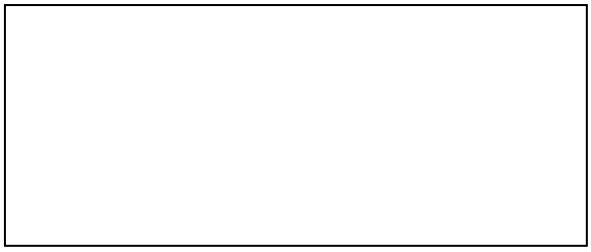


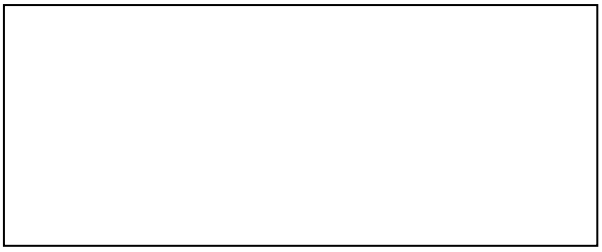


Пороговое напряжение $U_{П}$, В **Измерение _____**

Эксперимент 5. Исследование характеристик компаратора с опорным напряжением, задаваемым стабилитроном.

а). Характеристика выход-вход. б). Осциллограммы.





Пороговое напряжение $U_{П}$, В **Измерение _____**

Эксперимент 6. Исследование характеристик выходного напряжения компаратора с фиксацией выходного напряжения.

а) при прямом включении стабилитрона

Уровни выходного напряжение, В Измерение _____

Пороговое напряжение $U_{П}$, В Измерение _____

б) при обратном включении стабилитрона.

Уровни выходного напряжения Измерение _____

Измерение _____

Пороговое напряжение $U_{П}$, В Измерение _____

а). осциллограммы при прямом включении стабилитрона	б). осциллограммы при обратном включении стабилитрона





Пороговое напряжение $U_{П}$, В **Измерение _____**

Эксперимент7. Исследование характеристик компаратора с фиксированной зоной входного напряжения.

а) осциллограммы.

Уровни выходного напряжения Измерение _____

Измерение _____

Верхний уровень порогового напряжения $U_{верх}$, В Измерение _____

Эксперимент8. Исследование характеристик триггера Шмитта

Верхний уровень порогового напряжения $U_{верх}$, В Расчет _____ Измерение _____

Нижний уровень порогового напряжения $U_{нижн}$, В Расчет _____ Измерение _____

а). Характеристика выход-вход. б). Осциллограммы.

Контрольные вопросы

1. Что называется аналоговым компаратором?
2. Каковы особенности применения ОУ в схемах компараторов?
3. Перечислите способы построения схем детекторов положительного уровня входного напряжения.
4. Чем определяется точность задания порогов входного напряжения в схемах детектор уровня на основе ОУ?
5. На чем основана работа компаратора с фиксированной зоной входного напряжения? .
6. Можно ли в компараторе на основе триггера Шмитта сделать уровни порогов входного напряжения разными? Если да, то каким образом?
7. В каких устройствах применяются аналоговые компараторы?
8. Как влияет введение положительной обратной связи на устойчивость работы аналогового компаратора?
9. Что называется цифровым компаратором?
10. Какие функции выполняет цифровой компаратор?
11. Где применяют цифровые компараторы?

ЛАБОРАТОРНАЯ РАБОТА 7.

Исследование работы линейного цифро-аналогового преобразователя

Цель работы:

Исследовать различные типы преобразователей. Закрепить теоретические знания о различных типах ЦАП и АЦП, их назначении, устройстве и принципах работы.

Используемое оборудование и средства: персональный компьютер, программа Electronics Workbench

Краткие теоретические сведения.

Цифро-аналоговые преобразователи используются для преобразования цифрового кода в аналоговый сигнал, например, для управления в автоматических системах исполнительными органами (электродвигателями, соленоидами и т.п.).

Наиболее простой ЦАП с весовыми резисторами (рис.1.) состоит из двух блоков. Резистивная схема (матрица) выполнена на резисторах R1…R4. Суммирующий усилитель включает в себя ОУи резистор обратной связи R_0. Опорное напряжение U_{0n} (3 В) подключается к резисторам матрицы переключателями D, C, B и A, управляемым одноименными клавишами клавиатуры и имитирующими преобразуемый код. Выходное напряжение U_0 измеряется мультиметром.

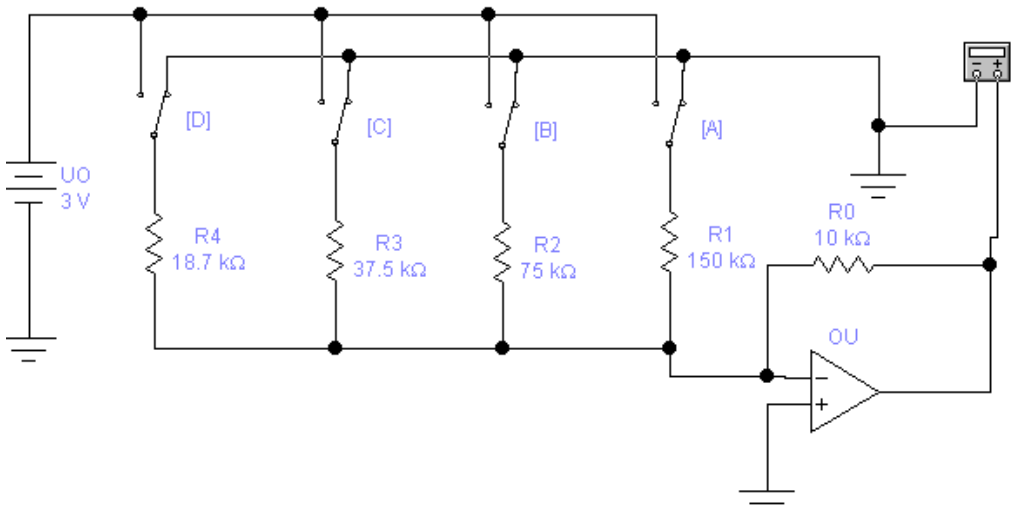


Рисунок 1. ЦАП с весовыми резисторами

Если все переключатели замкнуты на “землю”, как показано на рис.1, то

напряжение на входе и выходе ОУ равно 0 В. Предположим теперь, что переключатель А установлен в положение, соответствующее логической 1.Тогда на вход ОУ через резистор R1 подается напряжение 3 В. Рассчитаем в этом случае коэффициент усиления напряжения по формуле:

$$K=R_0/R1=10000/150000=0,066.$$

Отсюда получаем, что выходное напряжение $U_0=0,066*3=0.2$ В соответствует двоичной комбинация 0001 на входе ЦАП.

Подадим теперь на входы ЦАП двоичную комбинацию 0010. Для этого установим переключатель В в положение, соответствующее логической единице, тем самым подадим на ОУ через резистор R2 напряжение 3 В. Для коэффициента усиления в данном случае получаем

$$K=R_0/R2=10000/75000=0.535.$$

Умножив этот коэффициент усиления на величину входного напряжения, найдем, что выходное напряжение равно 0,4 В.

Таким образом, при переходе к каждому очередному двоичному числу, имитируемому ключами, выходное напряжение ЦАП увеличивается на 0,2 В. Это обеспечивается за счет увеличения коэффициента усиления напряжения ОУ при подключении различных по сопротивлению резисторов. Если в схеме на рис .1 мы подключили бы только один резистор R4 (с помощью переключателя D), то тем самым установили бы коэффициент усиления:

$$K=10000/18700=0.133$$

При этом выходное напряжение ОУ составит около 1,6 В.

Если все переключатели в схеме на рис. 1 установлены в положения, соответствующее логическим единицам, выходное напряжение ОУ равно $U_{0n}=3$ В, поскольку коэффициент передачи в этом случае становится равным 1.

Схема цифро-аналогового преобразователя на рис. 1 имеет два недостатка: во-первых, в ней сопротивления резисторов изменяются в широких пределах, во-вторых, точность преобразования невысока из-за влияния конечного сопротивления транзисторных ключей в открытом и закрытом состояниях.

Схема ЦАП лестничного типа приведена на рис. 2. Она состоит из резистивной матрицы R-2R, напоминающей лестницу, и суммирующего усилителя. Преимущество такого соединения резисторов заключается в том, что используются резисторы только двух номиналов. Сопротивление каждого из резисторов R1…R5 равно 20кОм, а резисторов R6…R8,R0-10кОм.

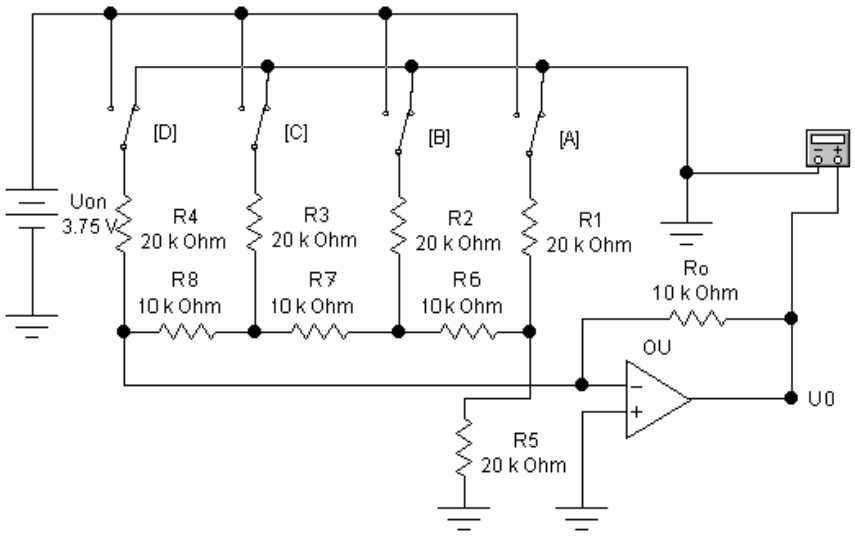


Рис. 15.2. ЦАП лестничного типа.

ЦАП лестничного типа аналогичен ЦАП с весовыми резисторами. В рассматриваемом примере используется опорное напряжение 3,75 В. Переход к каждой следующей двоичной последовательности на входах приводит к увеличению аналогового выходного сигнала на 0,25 В. Опорное напряжение выбрано равным 3,75 В из соображения удобства сопряжения с ИМС семейства ТТЛ при замене ключей A…D такими ИМС.

Выходное напряжение ЦАП на рис. 2 определяется по формуле:

$$U_0=U_{0n}R_0\,[S_1 2^{n-1}+S_2 2^{n-2}+\ldots+S_i 2^{n-i}+S_n 2]\,/R2^n\,, \qquad (1)$$

где S_i – значение цифрового сигнала (0 или 1) на i-том входе, n-число разрядов преобразования (для схемы на рис.2 n = 4), R – сопротивление резистора матрицы R-2R (R = 10кОм для схемы на рис. 2).

Вариант ЦАП с использованием в качестве коммутирующего устройства двоично-десятичного счетчика 74160 (К155ИЕ9) показан на рис. 3.

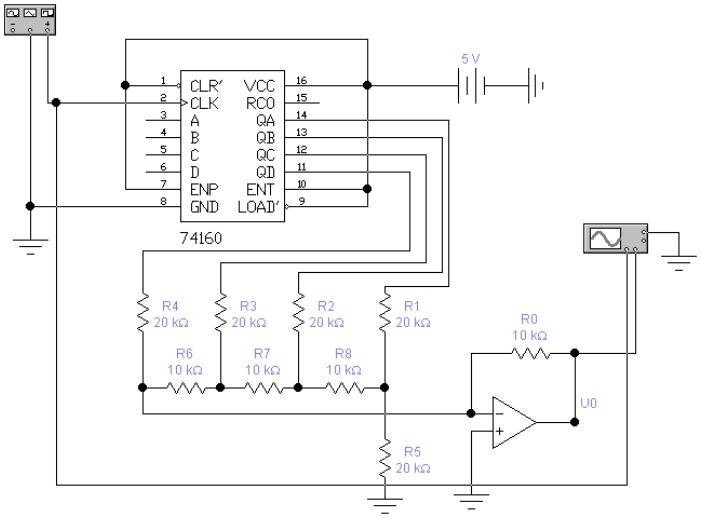


Рис. 15.3. Четырехразрядный ЦАП лестничного типа на базе счетчика 74160.

АЦП прямого преобразования являются наиболее простыми и часто встраиваются непосредственно в датчики. Рассмотрим в качестве примера преобразователь постоянного положительного напряжения в частоту (рис. 4).

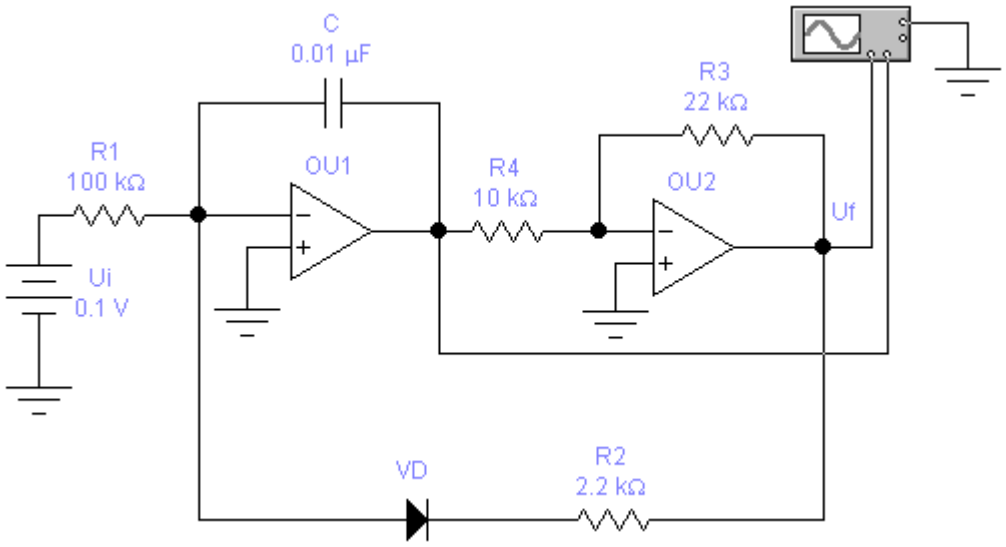


Рис. 15.4. АЦП прямого преобразования.

АЦП выполнен на двух ОУ, усилитель OU1 включен в режиме интегратора, а усилитель OU2 – в режиме регенеративного компаратора с гистерезисом. Когда выходное напряжение компаратора Uf имеет максимальное положительное значение U_1, диод VD смещен в обратном направлении и напряжение Us на выходе OU1 уменьшается по линейному закону со скоростью, определяемой амплитудой входного положительного сигнала Ui, до тех пор, пока не достигнет значения U_1R1/R2. В этот момент компаратор переключается в другое состояние, при котором напряжение на его выходе равно максимальному отрицательному значению U_2, диод VD открывается и выходное напряжение интегратора быстро нарастает до значения U_2R1/R2. При этом компаратор возвращается в первоначальное состояние и цикл повторяется.

Так как время нарастания выходного напряжения интегратора значительно меньше времени спада, которое обратно пропорционально амплитуде входного сигнала, частота циклов повторения F будет прямо пропорциональна входному напряжению. Пренебрегая собственным временем переключения компаратора, можно записать следующее выражение для частоты выходных импульсов:

$$F=U_iR_3 / [R_1CR_4 (U_1-U_2)]. \qquad (2)$$

Задание на подготовку к работе.

1.Изучить работу цифро-аналогового преобразователя.
2.Изучить работу аналого-цифрового преобразователя.
3.Изучить порядок выполнения работы и подготовить необходимые схемы и таблицы.

Контрольные вопросы.

1. По какому закону выбираются сопротивления в ЦАП с весовыми резисторами?
2. Поясните принцип преобразования цифрового сигнала в аналоговый.
3. Какими преимуществами обладает ЦАП рис.1 над рис.2?
4. Поясните принцип преобразования аналогового сигнала в цифровой код.
5. Напишите выражение для частоты выходных импульсов АЦП рис.4.

Порядок выполнения работы.

1. Исследование ЦАП с весовыми резисторами:

Соберите схему, изображенную на рис.1.

Все переключатели замкните на землю, как показано на рис. 1 и измерьте выходное напряжение

Переключатель A установите в положение логической 1 и измерьте выходное напряжение;

Устанавливайте переключатели B, C, D в положение логической 1 и измеряйте и записывайте выходное напряжение;

Используя данные, приведенные на схеме рис.1, рассчитайте выходное напряжение и сравните с измеряемыми, результаты запишите в таблицу 1.

Таблица 1

Ключ	A,B,C,D	A	A,B	A,B,C	A,B,C,D
Состояние ключа	0	1	1	1	1
Uвых(изм.)					
Uвых(рас.)					

2. Исследование ЦАП лестничного типа:

Соберите схему, изображенную на рис.2;

Рассчитайте выходное напряжение для всех 16 комбинаций переключателей A,B,C,D по формуле (1) и запишите в таблицу 2, аналогичную табл.1.

Измерьте для всех 16 комбинаций переключателей A,B,C,D выходное напряжение ЦАП рис.2. Запишите в таблицу и сравните с расчетными величинами.

3. Исследование ЦАП лестничного типа на базе счетчика 74160:

Соберите схему, изображенную на рис. 3;

Используя формулу(1) и параметры схемы рис. 3, рассчитайте эквивалентное выходное напряжение;

Зарисуйте осциллограммы сигналов на счетном входе счетчика и выходе ЦАП и объясните полученные результаты.

1. Исследование АЦП прямого преобразования:

Соберите схему, изображенную на рис. 4;

Используя формулу 2 и параметры схемы рис. 4, рассчитайте частоту выходных импульсов;

Зарисуйте и объясните осциллограммы сигналов на выходе интегратора и компаратора.

Содержание отчета.

1.Наименование и цель лабораторной работы.
2.Наименование каждого пункта работы, схемы, результаты расчетов и измерений.
3.Выводы по результатам исследований

СПИСОК ИСПОЛЬЗОВАННОЙ ЛИТЕРАТУРЫ

1. Калабеков Б.А. Цифровые устройства и микропроцессорные системы. Учебник для техникумов связи.- М.: Горячая линия–Телеком, 2000. – 336 с.
2. Схемотехника электронных систем. Микропроцессоры и микроконтроллеры: учебник / В. И. Бойко [и др.]. - СПб. : БХВ-Петербург, 2004. - 464 с. : ил.
3. Ратхор Т.С. Цифровые измерения.Методы и схемотехника : учебник-монография / Т.С.Ратхор. - М. : Техносфера, 2004. - 376 с. - (Мир электроники)
4. Савельев А. Я. Арифметические и логические основы цифровых автоматов / А. Я. Савельев. – М. : Высшая школа, 1980. – 255 с.
5. Справочник по интегральным микросхемам / под редакцией Б. Ф. Тарабрина. – М. : Энергия, 1981. – 526 с.
6. Угрюмов Е. П. Цифровая схемотехника : учебное пособие для вузов / Е. П. Угрюмов. – 2-е изд., перераб. и доп. – СПБ. : ВНХ-Санкт- Петербург, 2004. – 782 с.
7. Схемотехника электронных систем. Микропроцессоры и микроконтроллеры: учебник / В. И. Бойко [и др.]. - СПб. : БХВ-Петербург, 2004. - 464 с. : ил.
8. Панфилов Д.И., Чепурин И.Н и др. и др. Электротехника и электроника в экспериментах и упражнениях. Практикум на Electronics Workbench: - Том 2:Электроника.- М.:ДОДЭКА, 2000. – 288 с.
9. Кардашев Г. А. Цифровая электроника на персональном компьютере. Electronics Workbench и Micro-Cap / Г. А. Кардашев. – М. : Горячая линия-Телеком, 2003. – 311 с.

Бердалиева Айдын Абдуллаевна, Муратова Кульмайра Асанхановна

Методические указания по лабораторным работам по дисциплине «Микроконтроллерное управление в электроприводе»

Подписано в печать _____
(число.месяц.год)
Формат бумаги X^xY 1/16
Бумага типографская. Печать офсетная. Объем 4.5п.л.
Тираж …….экз. Заказ № …….*

© Издание Южно-Казахстанского государственного университета им. М.Ауезова

Издательский центр ЮКГУ им. М.Ауэзова, г. Шымкент, пр. Тауке хана, 5

*Данные значения выставляются ИЦ